

PATENT COOPERATION TREATY

PCT

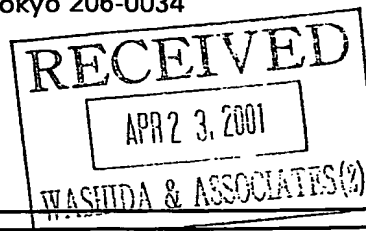
NOTICE INFORMING THE APPLICANT OF THE COMMUNICATION OF THE INTERNATIONAL APPLICATION TO THE DESIGNATED OFFICES

(PCT Rule 47.1(c), first sentence)

From the INTERNATIONAL BUREAU

To:

WASHIDA, Kimihito
5th Floor, Shintoshicenter Bldg.
24-1, Tsurumaki 1-chome
Tama-shi, Tokyo 206-0034
JAPON



Date of mailing (day/month/year) 12 April 2001 (12.04.01)		
Applicant's or agent's file reference 2F00011-PCT		IMPORTANT NOTICE
International application No. PCT/JP00/06974	International filing date (day/month/year) 06 October 2000 (06.10.00)	Priority date (day/month/year) 07 October 1999 (07.10.99)
Applicant MATSUSHITA ELECTRIC INDUSTRIAL CO., LTD. et al		

1. Notice is hereby given that the International Bureau has communicated, as provided in Article 20, the international application to the following designated Offices on the date indicated above as the date of mailing of this Notice:
AU, KP, KR, US

In accordance with Rule 47.1(c), third sentence, those Offices will accept the present Notice as conclusive evidence that the communication of the international application has duly taken place on the date of mailing indicated above and no copy of the international application is required to be furnished by the applicant to the designated Office(s).

2. The following designated Offices have waived the requirement for such a communication at this time:

AE, AG, AL, AM, AP, AT, AZ, BA, BB, BG, BR, BY, BZ, CA, CH, CN, CR, CU, CZ, DE, DK, DM, DZ, EA, EE, EP, ES, FI, GB, GD, GE, GH, GM, HR, HU, ID, IL, IN, IS, KE, KG, KZ, LC, LK, LR, LS, LT, LU, LV, MA, MD, MG, MK, MN, MW, MX, MZ, NO, NZ, OA, PL, PT, RO, RU, SD, SE, SG, SI, SK, SL, TJ, TM, TR, TT, TZ, UA, UG, UZ, VN, YU, ZA,
The communication will be made to those Offices only upon their request. Furthermore, those Offices do not require the applicant to furnish a copy of the international application (Rule 49.1(a-bis)).

3. Enclosed with this Notice is a copy of the international application as published by the International Bureau on
12 April 2001 (12.04.01) under No. WO 01/26235

REMINDER REGARDING CHAPTER II (Article 31(2)(a) and Rule 54.2)

If the applicant wishes to postpone entry into the national phase until 30 months (or later in some Offices) from the priority date, a demand for international preliminary examination must be filed with the competent International Preliminary Examining Authority before the expiration of 19 months from the priority date.

It is the applicant's sole responsibility to monitor the 19-month time limit.

Note that only an applicant who is a national or resident of a PCT Contracting State which is bound by Chapter II has the right to file a demand for international preliminary examination.

REMINDER REGARDING ENTRY INTO THE NATIONAL PHASE (Article 22 or 39(1))

If the applicant wishes to proceed with the international application in the national phase, he must, within 20 months or 30 months, or later in some Offices, perform the acts referred to therein before each designated or elected Office.

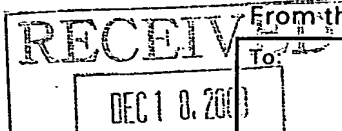
For further important information on the time limits and acts to be performed for entering the national phase, see the Annex to Form PCT/IB/301 (Notification of Receipt of Record Copy) and Volume II of the PCT Applicant's Guide.

The International Bureau of WIPO 34, chemin des Colombettes 1211 Geneva 20, Switzerland Facsimile No. (41-22) 740.14.35	Authorized officer J. Zahra Telephone No. (41-22) 338.83.38
--	---

THIS PAGE BLANK (USPTO)

PCT COOPERATION TREATY

PCT



From the INTERNATIONAL BUREAU

**NOTIFICATION CONCERNING
SUBMISSION OR TRANSMITTAL
OF PRIORITY DOCUMENT**

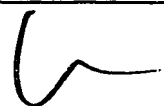
(PCT Administrative Instructions, Section 411)

WASHIDA, Kimihito
5th Floor, Shintoshicenter Bldg.
24-1, Tsurumaki 1-chome
Tama-shi, Tokyo 206-0034
JAPON

Date of mailing (day/month/year) 04 December 2000 (04.12.00)	
Applicant's or agent's file reference 2F00011-PCT	IMPORTANT NOTIFICATION
International application No. PCT/JP00/06974	International filing date (day/month/year) 06 October 2000 (06.10.00)
International publication date (day/month/year) Not yet published	Priority date (day/month/year) 07 October 1999 (07.10.99)
Applicant MATSUSHITA ELECTRIC INDUSTRIAL CO., LTD. et al	

1. The applicant is hereby notified of the date of receipt (except where the letters "NR" appear in the right-hand column) by the International Bureau of the priority document(s) relating to the earlier application(s) indicated below. Unless otherwise indicated by an asterisk appearing next to a date of receipt, or by the letters "NR", in the right-hand column, the priority document concerned was submitted or transmitted to the International Bureau in compliance with Rule 17.1(a) or (b).
2. This updates and replaces any previously issued notification concerning submission or transmittal of priority documents.
3. An asterisk(*) appearing next to a date of receipt, in the right-hand column, denotes a priority document submitted or transmitted to the International Bureau but not in compliance with Rule 17.1(a) or (b). In such a case, the attention of the applicant is directed to Rule 17.1(c) which provides that no designated Office may disregard the priority claim concerned before giving the applicant an opportunity, upon entry into the national phase, to furnish the priority document within a time limit which is reasonable under the circumstances.
4. The letters "NR" appearing in the right-hand column denote a priority document which was not received by the International Bureau or which the applicant did not request the receiving Office to prepare and transmit to the International Bureau, as provided by Rule 17.1(a) or (b), respectively. In such a case, the attention of the applicant is directed to Rule 17.1(c) which provides that no designated Office may disregard the priority claim concerned before giving the applicant an opportunity, upon entry into the national phase, to furnish the priority document within a time limit which is reasonable under the circumstances.

<u>Priority date</u>	<u>Priority application No.</u>	<u>Country or regional Office or PCT receiving Office</u>	<u>Date of receipt of priority document</u>
07 Octo 1999 (07.10.99)	11/286981	JP	28 Nove 2000 (28.11.00)

<p>The International Bureau of WIPO 34, chemin des Colombettes 1211 Geneva 20, Switzerland</p> <p>Facsimile No. (41-22) 740.14.35</p>	<p>Authorized officer</p> <p>Marc Salzman </p> <p>Telephone No. (41-22) 338.83.38</p>
---	--

THIS PAGE BLANK (USPTO)

E P



P C T

国際調査報告

(法 8 条、法施行規則第40、41条)
〔P C T 1 8 条、P C T 規則43、44〕

出願人又は代理人 の書類記号 2F00011-PCT	今後の手続きについては、国際調査報告の送付通知様式(P C T / I S A / 2 2 0) 及び下記 5 を参照すること。		
国際出願番号 P C T / J P 0 0 / 0 6 9 7 4	国際出願日 (日.月.年) 0 6 . 1 0 . 0 0	優先日 (日.月.年) 0 7 . 1 0 . 9 9	
出願人 (氏名又は名称) 松下電器産業株式会社			

国際調査機関が作成したこの国際調査報告を法施行規則第41条 (P C T 1 8 条) の規定に従い出願人に送付する。
この写しは国際事務局にも送付される。

この国際調査報告は、全部で 2 ページである。

☐ この調査報告に引用された先行技術文献の写しも添付されている。

1. 国際調査報告の基礎

a. 言語は、下記に示す場合を除くほか、この国際出願がされたものに基づき国際調査を行った。

☐ この国際調査機関に提出された国際出願の翻訳文に基づき国際調査を行った。

b. この国際出願は、ヌクレオチド又はアミノ酸配列を含んでおり、次の配列表に基づき国際調査を行った。

☐ この国際出願に含まれる書面による配列表

☐ この国際出願と共に提出されたフレキシブルディスクによる配列表

☐ 出願後に、この国際調査機関に提出された書面による配列表

☐ 出願後に、この国際調査機関に提出されたフレキシブルディスクによる配列表

☐ 出願後に提出した書面による配列表が出願時における国際出願の開示の範囲を超える事項を含まない旨の陳述書の提出があった。

☐ 書面による配列表に記載した配列とフレキシブルディスクによる配列表に記載した配列が同一である旨の陳述書の提出があった。

2. ☐ 請求の範囲の一部の調査ができない (第 I 欄参照)。

3. ☐ 発明の単一性が欠如している (第 II 欄参照)。

4. 発明の名称は ☒ 出願人が提出したものを承認する。

☐ 次に示すように国際調査機関が作成した。

5. 要約は ☒ 出願人が提出したものを承認する。

☐ 第 III 欄に示されているように、法施行規則第47条 (P C T 規則38.2(b)) の規定により国際調査機関が作成した。出願人は、この国際調査報告の発送の日から 1 カ月以内にこの国際調査機関に意見を提出することができる。

6. 要約書とともに公表される図は、

第 4 図とする。 ☒ 出願人が示したとおりである。

☐ なし

☐ 出願人は図を示さなかった。

☐ 本図は発明の特徴を一層よく表している。

THIS PAGE BLANK (USPTO)

A. 発明の属する分野の分類 (国際特許分類 (IPC))

Int.Cl' H03M 13/27

B. 調査を行った分野

調査を行った最小限資料 (国際特許分類 (IPC))

Int.Cl' H03M 13/00-53

最小限資料以外の資料で調査を行った分野に含まれるもの

日本国実用新案公報	1922-1996年
日本国公開実用新案公報	1971-2000年
日本国登録実用新案公報	1994-2000年
日本国実用新案登録公報	1996-2000年

国際調査で使用した電子データベース (データベースの名称、調査に使用した用語)

C. 関連すると認められる文献

引用文献の カテゴリー*	引用文献名 及び一部の箇所が関連するときは、その関連する箇所の表示	関連する 請求の範囲の番号
A	J P, 9-102748, A (松下電器産業株式会社) 15. 4月. 1997 (15. 04. 97) 全文、第1-7図、ファミリーなし	1-13
A	J P, 8-293860, A (京セラ株式会社) 5. 11月. 1996 (05. 11. 96) 全文、第1-2図、ファミリーなし	10-11

☐ C欄の続きにも文献が列挙されている。☐ パテントファミリーに関する別紙を参照。

* 引用文献のカテゴリー

「A」特に関連のある文献ではなく、一般的技術水準を示すもの
「E」国際出願日前の出願または特許であるが、国際出願日以後に公表されたもの
「L」優先権主張に疑義を提起する文献又は他の文献の発行日若しくは他の特別な理由を確立するために引用する文献 (理由を付す)
「O」口頭による開示、使用、展示等に言及する文献
「P」国際出願日前で、かつ優先権の主張の基礎となる出願

の日の後に公表された文献

「T」国際出願日又は優先日後に公表された文献であって出願と矛盾するものではなく、発明の原理又は理論の理解のために引用するもの
「X」特に関連のある文献であって、当該文献のみで発明の新規性又は進歩性がないと考えられるもの
「Y」特に関連のある文献であって、当該文献と他の1以上の文献との、当業者にとって自明である組合せによって進歩性がないと考えられるもの
「&」同一パテントファミリー文献

国際調査を完了した日

20. 12. 00

国際調査報告の発送日

16.01.01

国際調査機関の名称及びあて先

日本国特許庁 (ISA/J P)
郵便番号100-8915
東京都千代田区霞が関三丁目4番3号

特許庁審査官 (権限のある職員)

西脇 博志

印

5K

8832

電話番号 03-3581-1101 内線 6868

THIS PAGE BLANK (USPTO)

INTERNATIONAL SEARCH REPORT

International Application No.

PCT/JP00/06974

A. CLASSIFICATION OF SUBJECT MATTER
Int.Cl⁷ H03M 13/27

According to International Patent Classification (IPC) or to both national classification and IPC

B. FIELDS SEARCHED

Minimum documentation searched (classification system followed by classification symbols)

Int.Cl⁷ H03M 13/00-53

Documentation searched other than minimum documentation to the extent that such documents are included in the fields searched

Jitsuyo Shinan Koho	1922-1996	Toroku Jitsuyo Shinan Koho	1994-2000
Kokai Jitsuyo Shinan Koho	1971-2000	Jitsuyo Shinan Toroku Koho	1996-2000

Electronic data base consulted during the international search (name of data base and, where practicable, search terms used)

C. DOCUMENTS CONSIDERED TO BE RELEVANT

Category*	Citation of document, with indication, where appropriate, of the relevant passages	Relevant to claim No.
A	JP, 9-102748, A (Matsushita Electric Ind. Co., Ltd.), 15 April, 1997 (15.04.97), Full text; Figs. 1 to 7 (Family: none)	1-13
A	JP, 8-293860, A (Kyocera Corporation), 05 November, 1996 (05.11.96), Full text; Figs. 1 to 2 (Family: none)	10-11

☐ Further documents are listed in the continuation of Box C.☐ See patent family annex.

* Special categories of cited documents:

"A" document defining the general state of the art which is not considered to be of particular relevance

"E" earlier document but published on or after the international filing date

"L" document which may throw doubts on priority claim(s) or which is cited to establish the publication date of another citation or other special reason (as specified)

"O" document referring to an oral disclosure, use, exhibition or other means

"P" document published prior to the international filing date but later than the priority date claimed

"T" later document published after the international filing date or priority date and not in conflict with the application but cited to understand the principle or theory underlying the invention

"X" document of particular relevance; the claimed invention cannot be considered novel or cannot be considered to involve an inventive step when the document is taken alone

"Y" document of particular relevance; the claimed invention cannot be considered to involve an inventive step when the document is combined with one or more other such documents, such combination being obvious to a person skilled in the art

"&" document member of the same patent family

Date of the actual completion of the international search
20 December, 2000 (20.12.00)Date of mailing of the international search report
16 January, 2001 (16.01.01)Name and mailing address of the ISA/
Japanese Patent Office

Authorized officer

Facsimile No.

Telephone No.

THIS PAGE BLANK (USPTO)

(19) 世界知的所有権機関
国際事務局(43) 国際公開日
2001 年 4 月 12 日 (12.04.2001)

PCT

(10) 国際公開番号
WO 01/26235 A1

- (51) 国際特許分類: H03M 13/27
- (21) 国際出願番号: PCT/JP00/06974
- (22) 国際出願日: 2000 年 10 月 6 日 (06.10.2000)
- (25) 国際出願の言語: 日本語
- (26) 国際公開の言語: 日本語
- (30) 優先権データ:
特願平 11/286981 1999 年 10 月 7 日 (07.10.1999) JP
- (71) 出願人 (米国を除く全ての指定国について): 松下電器産業株式会社 (MATSUSHITA ELECTRIC INDUSTRIAL CO., LTD.) [JP/JP]; 〒571-8501 大阪府門真市大字門真 1006 番地 Osaka (JP).
- (72) 発明者; および
- (75) 発明者/出願人 (米国についてのみ): 池田徹哉 (IKEDA,

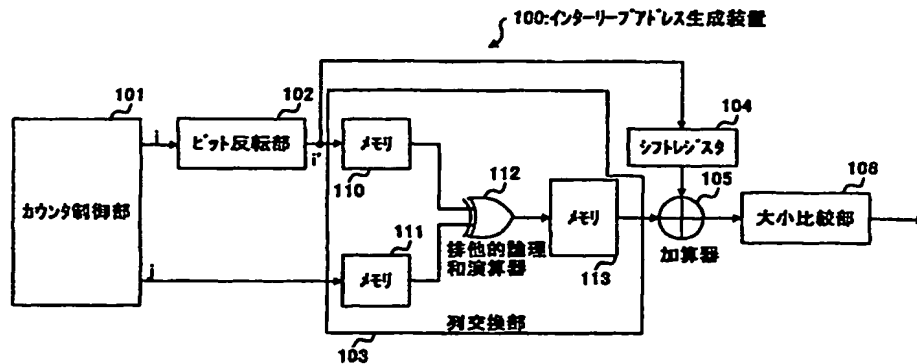
Tetsuya) [JP/JP]; 〒224-0051 神奈川県横浜市都筑区富士見が丘 31-26 Kanagawa (JP). 山中隆太郎 (YAMANAKA, Ryutaro) [JP/JP]; 〒233-0001 神奈川県横浜市港南区上大岡東 1-33-15-201 Kanagawa (JP).

- (74) 代理人: 鷺田公一 (WASHIDA, Kimihito); 〒206-0034 東京都多摩市鶴牧 1 丁目 24-1 新都市センタービル 5 階 Tokyo (JP).
- (81) 指定国 (国内): AE, AG, AL, AM, AT, AU, AZ, BA, BB, BG, BR, BY, BZ, CA, CH, CN, CR, CU, CZ, DE, DK, DM, DZ, EE, ES, FI, GB, GD, GE, GH, GM, HR, HU, ID, IL, IN, IS, KE, KG, KP, KR, KZ, LC, LK, LR, LS, LT, LU, LV, MA, MD, MG, MK, MN, MW, MX, MZ, NO, NZ, PL, PT, RO, RU, SD, SE, SG, SI, SK, SL, TJ, TM, TR, TT, TZ, UA, UG, US, UZ, VN, YU, ZA, ZW.
- (84) 指定国 (広域): ARIPO 特許 (GH, GM, KE, LS, MW, MZ, SD, SL, SZ, TZ, UG, ZW), ユーラシア特許 (AM, AZ, BY, KG, KZ, MD, RU, TJ, TM), ヨーロッパ特許 (AT, BE, CH, CY, DE, DK, ES, FI, FR, GB, GR, IE, IT,

[続葉有]

(54) Title: INTERLEAVE ADDRESS GENERATING DEVICE AND INTERLEAVE ADDRESS GENERATING METHOD

(54) 発明の名称: インターリーブアドレス生成装置及びインターリーブアドレス生成方法



100...INTERLEAVE ADDRESS GENERATING DEVICE
101...COUNTER CONTROL UNIT
102...BIT INVERSION UNIT
103...ROW CONVERSION UNIT
104...SHIFT REGISTER

105...ADDER
106...VALUE COMPARATOR
110...MEMORY
111...MEMORY
112...EXCLUSIVE OR OPERATION UNIT
113...MEMORY

(57) Abstract: The column numbers and row numbers of a two-dimensional array are incremented by a counter control unit (101) a block interleave represented by the two-dimensional array and outputted as read address values. The read address values are inputted to a bit inversion unit (102) by which bit inversion is conducted. A row conversion unit (103) outputs address values corresponding to the bit inversion output values and the row numbers from the counter control unit (101) as row conversion values. A shift register (104) bit-shifts the output values of the bit inversion unit (102) and outputs the bit-shifted values as address offset values. An adder (105) adds the address offset values to the row conversion values. A value comparator (106) compares the sum values with the interleave size and outputs data within the interleave size as address values.

[続葉有]



LU, MC, NL, PT, SE), OAPI 特許 (BF, BJ, CF, CG, CI, CM, GA, GN, GW, ML, MR, NE, SN, TD, TG).

2文字コード及び他の略語については、定期発行される各PCTガゼットの巻頭に掲載されている「コードと略語のガイダンスノート」を参照。

添付公開書類:

— 国際調査報告書

(57) 要約:

カウンタ制御部101で、行列2次元配列で表されるブロックインターリーブに対して、2次元配列の行番号と列番号をインクリメントして、読み出しアドレス値として出力し、ビット反転装置102で、その読み出しアドレス値を入力としてビット反転を行い、列変換装置103で、そのビット反転出力値とカウンタ制御部101からの列番号に対応したアドレス値を列変換値として出力し、シフトレジスタ104で、ビット反転装置102の出力値をビットシフトしてアドレスオフセット値として出力し、加算器105で、そのアドレスオフセット値と列交換値とを加算し、大小比較部106で、その加算値をインターリーブサイズと比較し、インターリーブサイズ内のデータをアドレス値として出力する。

明 細 書

インターリーブアドレス生成装置及びインターリーブアドレス生成方法

5

技術分野

本発明は、インターリーブアドレス生成装置及びインターリーブアドレス生成方法に関し、特に通信端末装置又は基地局装置に用いて好適なインターリーブアドレス生成装置及びインターリーブアドレス生成方法に関する。

10

背景技術

従来、インターリーブアドレス生成装置及びインターリーブアドレス生成方法としては、特開平 7-212250 号公報に記載されているものなどがある。

現在、第三世代通信システムの世界標準化の動きが進められている中、インターリーブに関する標準化案が提案されており、GF インターリーブは、現在検討されているインターリーブ方法の一つである。

この GF インターリーブは、行数 $N = 2^r$ 、列数 $M = 2^c$ の二次元配列上で処理を行うブロックインターリーブの一つである。GF インターリーブは、第 1 行目から順次 N 行目まで各行ごとに区切られた長さ M のビット系列に対して異なる順序でビット入れ替え（以後、列交換と呼ぶ）を行い、さらにビット反転法による順序で行交換を行った行列に対して、第 1 列目の第 1 行目から各列を上から下に進んで第 M 列目の第 N 行目まで読み出すことにより、インターリーブアドレスパターンを生成する方式である。

上記のブロックサイズの行列 2 次元配列において、列変換パターン $\pi_i(j)$ を算出してインターリーブアドレスパターンを生成する例について説明する。

図 1 は、従来の GF インターリーブに用いられる列交換装置の構成を示すブ

ロック図である。

図1において、メモリ11は、入力された行番号 i ($0 \leq i < N$) に対応するベクトル α^{i0} を排他的論理和演算器13に出力する。メモリ12は、入力された列番号を j ($0 \leq j < M$) に対応するベクトル α^j を排他的論理和演算器13に
5 出力する。排他的論理和演算器13は、 α^{i0} と α^j との排他的論理和を計算して、計算結果 β をメモリ14に出力する。

メモリ14は、計算結果 β に基づいて第 i 行目に対する列変換パターン $\pi_i(j)$ を出力する。 $\pi_i(j)$ は、以下の式(1)より求められる。

$$\pi_i(j) = \begin{cases} \log_{\alpha}(\alpha^{i0} + \alpha^j) & \text{for } j = 0, 1, \dots, M-2 \\ \log_{\alpha}(\alpha^{i0}) & \text{for } j = M-1 \end{cases} \quad (1)$$

また、メモリ11、メモリ12、及びメモリ14における変換は、図2に示
10 す変換テーブルを用いて行われる。

図2は、GFインターリーブに用いられる変換テーブルを示す図である。

図2において、変換テーブルは、ガロア体のべき表現のべき数と、ガロア体の多項式基底によるベクトル表現とを対応付けたテーブルである。

ベクトル表現は、メモリ11及びメモリ12において出力されるベクトルで
15 あり、メモリ14において入力されるベクトルである。べき表現のべき数 $\log_{\alpha} \beta$ は、メモリ11及びメモリ12において入力される値であり、メモリ14において出力される値である。

ここで、第 i 行目の列変換パターンは、以下に示す動作により求まる。メモリ11において行番号 i に対応するパラメタ $i0$ を求めることにより、パラメタ
20 $i0$ に対応するベクトル α^{i0} が出力される。排他的論理和演算器13においてメモリ11とメモリ12から出力された α^{i0} と α^j の排他的論理和を計算し、メモリ14において計算結果 β に対応する $\log_{\alpha} \beta$ が出力される。

メモリ11のアドレス値 i を固定させ、メモリ12のアドレスカ値 j を0か

らインクリメントさせることで、第 i 行目に対する列変換パターン $\pi_i(j)$ が生成される。

次にインターリーブアドレス生成の例を示す。

図 3 A、図 3 B、図 3 C、及び図 3 D は、インターリーブアドレス生成の過程を示す図である。

以下、 8×4 の二次元配列上においてサイズが 30 のインターリーブアドレスパターンを作成する例について説明する。

最初に、インターリーブアドレス生成装置は、メモリ上に 0 から 7 のアドレスを並べ替えたインターリーブアドレスパターンをメモリ上の列方向 ($i=0$ 、 $j=0 \sim 7$) に記憶する。

同様に、インターリーブアドレス生成装置は、異なる並べ替え方で 0 から 7 のアドレスを並べ替えたインターリーブアドレスパターンをメモリ上の次の行以降 ($i=1 \sim 3$ 、 $j=0 \sim 7$) にそれぞれ記憶する。記憶した結果を図 3 A に示す。

次に、インターリーブアドレス生成装置は、行単位の入れ替え処理を行う。
15 具体的には、 $i=1$ の行と $i=2$ の行とを入れかえる。入れ替えた結果を図 3 B に示す。

次に、インターリーブアドレス生成装置は、記憶した値に行単位でオフセットアドレスを加算する。具体的には、 i の値に列成分の数を乗算した値を加算する。例えば、2 列目の値には、 i の値 2 に成分の数 8 を乗算した値 16 をそれぞれ加算する。3 列目の値には、 i の値 1 に成分の数 8 を乗算した値 8 をそれぞれ加算する。4 列目の値には、 i の値 3 に成分の数 8 を乗算した値 24 をそれぞれ加算する。加算結果を図 3 C に示す。

次に、インターリーブアドレス生成装置は、列方向にアドレスをメモリから取りだして、作成するインターリーブアドレスパターンのサイズより小さいアドレスのみを出力する。具体的には、図 3 C において $i=0$ 、 $j=0$ に格納されている値 7 を出力し、次に $i=2$ 、 $j=0$ に格納されている値 20、 $i=1$ 、 $j=0$ に格納

されている値 1 4、 $i=3$ 、 $j=0$ に格納されている値 2 9 を出力する。その後、 $i=0$ 、 $j=1$ に格納されている値 3 を出力し、次に $i=2$ 、 $j=1$ に格納されている値 2 2、 $i=1$ 、 $j=1$ に格納されている値 1 2、 $i=3$ 、 $j=1$ に格納されている値 2 6 を出力する。同様に、インターリーブアドレス生成装置は、メモリに記憶された値を列方向の順で取り出して、インターリーブアドレスパターンとして出力する。図 3D に出力されたインターリーブアドレスパターンを示す。

しかしながら、従来のインターリーブアドレス生成方法では、所定の単位で生成されるインターリーブアドレスパターンをメモリに展開した後、行の入れ替え処理及びオフセットアドレスの加算を行うため、インターリーブアドレスパターンを生成するために大きなメモリ空間と多くの処理時間が必要になる問題がある。

発明の開示

本発明の目的は、少ないメモリ空間と少ない処理時間でインターリーブアドレスパターンを生成するインターリーブアドレス生成装置及びインターリーブアドレス生成方法を提供することである。

この目的は、インターリーブアドレス生成において、行の並べ替え処理と列の並べ替え処理とを並列に行い、この行の並べ替え処理及び列の並べ替え処理と、オフセットアドレスの加算処理とを連続で行い、インターリーブアドレスを作成することにより達成される。

図面の簡単な説明

図 1 は、従来の GF インターリーブに用いられる列交換装置の構成を示すブロック図、

図 2 は、GF インターリーブに用いられる変換テーブルを示す図、

図 3 A は、インターリーブアドレス生成の過程を示す図、

図 3 B は、インターリーブアドレス生成の過程を示す図、

図 3 C は、インターリーブアドレス生成の過程を示す図、

図 3 D は、インターリーブアドレス生成の過程を示す図、

- 5 図 4 は、本発明の実施の形態 1 に係るインターリーブアドレス生成装置の構成を示すブロック図、

図 5 は、上記実施の形態の排他的論理和演算におけるデータ構成の例を示す図、

図 6 は、インターリーブアドレス作成の例を示す図、

- 10 図 7 は、実施の形態 2 に係るインターリーブアドレス生成装置の構成の例を示すブロック図、

図 8 は、実施の形態 3 に係るインターリーブアドレス生成装置の構成の例を示すブロック図、

図 9 は、メモリが記憶するテーブルの例を示す図、

- 15 図 10 は、メモリが記憶するテーブルの例を示す図、

図 11 A は、カウンタ制御部 201 から出力される行番号 i と列番号 j の例を示す図、

図 11 B は、変換された行番号と列番号の例を示す図、

図 11 C は、加算器から出力される加算結果の例を示す図、

- 20 図 11 D は、インターリーブアドレス装置 200 から出力されるインターリーブアドレスの例を示す図、

図 12 は、本発明の実施の形態 4 に係るインターリーブ装置の構成を示すブロック図、

- 25 図 13 は、本発明の実施の形態 5 に係るターボ符号化装置の構成を示すブロック図、

図 14 は、本発明の実施の形態 6 に係るターボ復号化装置の構成を示すプロ

ック図、

図15は、本発明の実施の形態7に係る通信端末装置の構成を示すブロック図及び、

図16は、本発明の実施の形態8に係る基地局装置の構成を示すブロック図である。

発明を実施するための最良の形態

以下、本発明の実施の形態について、図面を用いて説明する。

10 (実施の形態1)

実施の形態1のインターリーブアドレス生成装置は、行の並べ替え処理と列の並べ替え処理とを並列に行う。

図4は、本発明の実施の形態1に係るインターリーブアドレス生成装置の構成を示すブロック図である。

15 図4に示すインターリーブアドレス生成装置100は、カウンタ制御部101と、ビット反転装置102と、列変換装置103と、シフトレジスタ104と、加算器105と、大小比較部106と、から主に構成される。

また、列変換装置103は、メモリ110と、メモリ111と、メモリ113と、排他的論理和演算器112と、から構成される。

20 図4において、カウンタ制御部101は、2次元配列の行番号 i ($0 \leq i < 2^2$)をビット反転装置102に出力し、2次元配列の列番号 j ($0 \leq j < 2^3$)をメモリ111に出力する。

例えば、カウンタ制御部101は、 $2^2 \times 2^3$ の2次元配列のアドレスを出力する場合、行番号 $i = 0$ 、列番号 $j = 0$ を出力し、次に、行番号 $i = 1$ 、列番号 $j = 0$ を出力する。その後、行番号 $i = 2$ 、列番号 $j = 0$ を出力し、行番号 $i = 3$ 、列番号 $j = 0$ を出力する。

次に、行番号 $i = 0$ 、列番号 $j = 1$ を出力する。このように、行番号 i の値が最大値 3 を越える毎に列番号 j の値を増加させ、 $i = 0$ に設定して出力し、行番号 $i = 3$ 、列番号 $j = 7$ の組み合わせまで出力する。

ビット反転装置 102 は、カウンタ制御部 101 から出力された行番号 i を
5 二進数の状態でビット反転を行い、ビット反転を行った行番号 i' をメモリ 110 とシフトレジスタ 104 に出力する。具体的には、ビット反転装置 102 は、二進数化した行番号の上位の桁と下位の桁とを入れ替える。すなわち、最上位の桁と最下位の桁の値を入れ替え、2 番目に上位の桁と 2 番目に下位の桁とを入れ替える。以下、同様に上位の桁と下位の桁を入れ替える。

10 メモリ 110 は、各行に異なる $i0$ を α^{i0} に代入した値を記憶し、入力された i' に対応する $i0$ を求め、 $i0$ に対応する α^{i0} を排他的論理和演算器 112 に出力する。

メモリ 111 は、各行に異なる j を α^j ($0 \leq j < M$) に代入した値を記憶し、入力された j に対応する α^j を排他的論理和演算器 112 に出力する。

15 排他的論理和演算器 112 は、メモリ 110 から出力された α^{i0} と、メモリ 111 から出力された α^j との排他的論理和を計算して、計算結果をメモリ 113 に出力する。

メモリ 113 は、排他的論理和演算器 112 の計算結果と対応する列交換パターンを記憶し、入力された計算結果に対応する列交換パターンを加算器 105
20 5 に出力する。

シフトレジスタ 104 は、ビット反転装置 102 からの出力値をビットシフトして、これをアドレスオフセット値として加算器 105 に出力する。

加算器 105 は、シフトレジスタ 104 からの出力と列変換装置 103 からの出力を加算して、加算結果を大小比較部 106 に出力する。

25 大小比較部 106 は、加算器 105 から出力された加算結果をインターリーブサイズと比較し、インターリーブサイズ以内の加算結果をアドレス値として

出力する。

次に、本実施の形態のインターリーブアドレス生成装置におけるデータ処理について説明する。

- 以下の説明では、インターリーブサイズ $L = 30$ 、 $N (= 2^r) \times M (= 2^c)$ ブロックサイズで $r = 2$ 、 $C = 3$ 、ガロア体 $GF(23)$ で表される次数 3 の原始多項式を $x^3 + x + 1$ としてその原始多項式の根を α とした例について説明する。また、ガロア体 $GF(23)$ 上のすべての元は、すべて α のべき乗で表現できる。

- 図 5 は、本実施の形態の排他的論理和演算におけるデータ構成の例を示す図である。

メモリ 110 は、行番号 i に対応するパラメタ $i0$ と 3 ビットのベクトル α^{i0} とを対応づけて記憶し、入力された $i0$ に対応する 3 ビットのベクトル α^{i0} が出力される。

- メモリ 111 は、行番号 i に対応するパラメタ j と α^j とを対応づけて記憶し、入力された j に対応する 3 ビットのベクトル α^j が出力される。

排他的論理和演算器 112 においてベクトル α^{i0} とベクトル α^j との排他的論理和が行われ、演算結果 β がメモリ 113 に出力される。

メモリ 113 において、演算結果 β に対応する列置き換えデータが出力される。

- 次に、本実施の形態に係るインターリーブアドレス生成装置のデータ処理について説明する。

図 6 は、インターリーブアドレス作成の例を示す図である。

- 図 6 において、 i 及び j は、カウンタ制御部 101 から出力される行番号及び列番号を示し、 i' は、ビット反転装置 102 から出力される行番号を示す。また、 α^{i0} 及び α^j は、メモリ 110 及びメモリ 111 から出力されるベクトルデータを示し、 $\alpha^{i0} + \alpha^j$ は、排他的論理和演算器 112 における演算結果を示

す。 $\log_a \alpha^{i^0} + \alpha^j$ は、メモリ113から出力されるデータを示し、オフセット加算結果は、加算器105においてシフトレジスタ104から出力されたオフセットアドレスを加算した結果を示す。

また、データ処理は、上の列から一列ごとに行われる。

- 5 最初に、カウンタ制御部101において、行番号 $i = 0$ 、列番号 $j = 0$ が出力される。行番号 i は、ビット反転装置102において二進数状態の行番号のビットを上位と下位で入れ替えた後、出力する。行番号 $i = 0$ は、2ビットの二進数で表すと「00」であり、上位ビットと下位ビットを入れ替えると「00」となり、行番号 $i' = 0$ が出力される。

- 10 メモリ110において、行番号 i' に対応する α^{i^0} が出力される。行番号 $i' = 0$ が入力された場合、 $\alpha^{i^0} = (1, 0, 0)$ が出力される。

メモリ111において、行番号 j に対応する α^j が出力される。行番号 $j = 0$ が入力された場合、 $\alpha^j = (1, 0, 0)$ が出力される。

- 15 排他的論理和演算器112において、メモリ110から出力された α^{i^0} とメモリ111から出力された α^j との排他的論理和が計算される。 $\alpha^{i^0} = (1, 0, 0)$ 、 $\alpha^j = (1, 0, 0)$ の場合、 $\alpha^{i^0} + \alpha^j = (0, 0, 0)$ が出力される。

メモリ113において、排他的論理和演算器112から出力された計算結果 $\alpha^{i^0} + \alpha^j$ に対応する列置き換えデータ $\log_a (\alpha^{i^0} + \alpha^j)$ が出力される。 $\alpha^{i^0} + \alpha^j = (0, 0, 0)$ の場合、列置き換えデータとして4が出力される。

- 20 加算器105において、列番号 j の総数に i' を乗算した値が列置き換えデータに加算され、加算結果が出力される。列置き換えデータが4、 $i' = 0$ 、列番号 j の数が8である場合、インターリーブアドレスとして7が出力される。

- 25 $i = 1$ 、 $j = 0$ の場合のインターリーブアドレスが出力された後、カウンタ制御部101において、行番号 $i = 1$ 、列番号 $j = 0$ が出力され、上記と同様の処理が行われて、インターリーブアドレスとして20が出力される。

以下、 $i = 2$ 、 $j = 0$ の場合の処理、 $i = 3$ 、 $j = 0$ の場合の処理が行われ

る。 $i = 3$ となり i が最大値を越えると j がインクリメントされ、 $i = 0$ に値がリセットされて、次に、 $i = 0$ 、 $j = 1$ の場合の処理が行われる。

このように、インターリーブアドレス生成装置は、 i が最大値を越える毎に i がリセットされるように制御することにより、 $2^2 \times 2^3$ の 2 次元配列に対して
5 列方向に順次アドレスを出力する。また、インターリーブアドレス生成装置は、メモリ 1 1 0 に対する読み出しアドレス値として、ビット反転装置 1 0 2 からの出力 i' を用いるために、前記の 2 次元配列において行交換も同時に行うことができる。

このように、実施の形態 1 のインターリーブアドレス生成装置によれば、行
10 番号と列番号を個々に出力して個々に番号の変換を行うことにより、行の並べ替え処理と列の並べ替え処理とを並列に行うことができるので、少ないメモリ空間と少ない処理時間でインターリーブアドレスパターンを生成することができる。

なお、上記説明では、インターリーブアドレスパターンのサイズが 3 0、ブロックサイズが $2^2 \times 2^3$ である場合のインターリーブアドレス生成について説明
15 しているが、記憶するメモリデータの変更とシフトレジスタ 1 0 4 のシフト数を c ビットにすることにより、任意のデータ数 L に対する $N (2^r) \times M (2^c)$ のブロックインターリーブを行うことができる。

(実施の形態 2)

20 図 7 は、実施の形態 2 に係るインターリーブアドレス生成装置の構成の例を示すブロック図である。但し、図 4 と共通する構成については図 4 と同一番号を付し、詳しい説明を省略する。

図 7 のインターリーブアドレス生成装置 1 5 0 は、記憶セルアレイ 1 5 1 を具備し、オフセットアドレスをメモリ 1 1 3 からの出力のタイミングに合わせて加算する点が、図 4 と異なる。
25

図 7 において、記憶セルアレイ 1 5 1 は、ビット反転装置 1 0 2 から出力さ

れた行番号 i' を一時記憶した後、シフトレジスタ 104 に出力する。

例えば、記憶セルアレイ 151 は、ビット反転装置 102 からの出力値 i' に対して、列変換装置 103 からの出力とシフトレジスタ 104 から出力のタイミングを合わせるために、2 段の記憶セルアレイで構成される。

- 5 そして、ビット反転装置 102 からの出力値 i' は、記憶セルアレイ 151 に一時保持され、加算器 105 における加算タイミングに合わせて順次出力され、シフトレジスタ 104 に入力して、3 ビットシフトした値が、第 i' 行目に対するアドレスオフセット値として出力される。

- 10 このように、実施の形態 2 のインターリーブアドレス生成装置によれば、行番号と列番号を個々に出力して個々に番号の変換を行うことにより、行の並べ替え処理と列の並べ替え処理とを並列に行うことができるので、少ないメモリ空間と少ない処理時間でインターリーブアドレスパターンを生成することができる。

- 15 さらに、実施の形態 2 のインターリーブアドレス生成装置によれば、一時記憶回路を用いてオフセットアドレス値の出力タイミングを遅延させることにより、加算器の出力タイミングを合わせることができるので、オフセットアドレス値の生成と列交換パターンの生成速度が異なる場合でも、インターリーブアドレスパターンを生成することができる。

(実施の形態 3)

- 20 図 8 は、実施の形態 3 に係るインターリーブアドレス生成装置の構成の例を示すブロック図である。

図 8 において、カウンタ制御部 201 は、2 次元配列の行番号 i をメモリ 202 に出力し、2 次元配列の列番号 j をメモリ 203 に出力する。

- 25 メモリ 202 は、入力された i に対応する $N(i)$ を記憶し、カウンタ制御部 201 から出力された i に対応する $N(i)$ を乗算器 204 に出力する。

メモリ 203 は、入力された j に対応する $M(j)$ を記憶し、カウンタ制御

部 2 0 1 から出力された j に対応する $M(j)$ を加算器 2 0 5 に出力する。

乗算器 2 0 4 は、メモリ 2 0 2 から出力された $N(i)$ に列数 M を乗算し、乗算結果を加算器 2 0 5 に出力する。

加算器 2 0 5 は、メモリ 2 0 3 から出力された $M(j)$ に乗算器 2 0 4 から
5 出力された乗算結果を加算し、加算結果を大小比較部 2 0 6 に出力する。

大小比較部 2 0 6 は、加算器 2 0 5 から出力された加算結果が要求されたインターリーブアドレスのサイズより小さい場合、加算結果をインターリーブアドレスとして出力し、加算結果が要求されたインターリーブアドレスのサイズ以上の場合、加算結果を出力しない。

10 次に、メモリ 2 0 2 の変換動作について説明する。

図 9 は、メモリ 2 0 2 が記憶するテーブルの例を示す図である。

図 9 において $N(i)$ は入力 i に対応する出力であり、 i と $N(i)$ は、1 対 1 で対応し、異なる i に対応する $N(i)$ は、お互いに異なる値をとる。

メモリ 2 0 2 は $i = 0$ が入力された場合、 $N(i) = 2$ を出力する。メモリ
15 2 0 2 は $i = 1$ が入力された場合、 $N(i) = 3$ を出力する。メモリ 2 0 2 は $i = 2$ が入力された場合、 $N(i) = 0$ を出力する。メモリ 2 0 2 は $i = 3$ が入力された場合、 $N(i) = 1$ を出力する。

次に、メモリ 2 0 3 の変換動作について説明する。

図 1 0 は、メモリ 2 0 3 が記憶するテーブルの例を示す図である。

20 図 1 0 において $M(j)$ は入力 j に対応する出力であり、 j と $M(j)$ は、1 対 1 で対応し、異なる j に対応する $M(j)$ は、お互いに異なる値をとる。

メモリ 2 0 3 は $j = 0$ が入力された場合、 $M(j) = 3$ を出力する。メモリ
2 0 2 は $j = 1$ が入力された場合、 $M(j) = 6$ を出力する。メモリ 2 0 2 は $j = 2$ が入力された場合、 $M(j) = 4$ を出力する。メモリ 2 0 2 は $j = 3$ が
25 入力された場合、 $M(j) = 2$ を出力する。同様に $i = 4 \sim 7$ の場合も図 1 0 のテーブルに従って j に対応する $M(j)$ を出力する。

次にインターリーブアドレス生成の例を示す。

図11Aは、カウンタ制御部201から出力される行番号*i*と列番号*j*の例を示す図である。

カウンタ制御部201は、 $2^2 \times 2^3$ の2次元配列のアドレスを出力する場合、
5 行番号*i* = 0、列番号*j* = 0を出力し、次に、行番号*i* = 1、列番号*j* = 0を出力する。その後、行番号*i* = 2、列番号*j* = 0を出力し、行番号*i* = 3、列番号*j* = 0を出力する。

次に、行番号*i* = 0、列番号*j* = 1を出力する。このように、行番号*i*の値が最大値3を超える毎に列番号*j*の値を増加させ、*i* = 0に設定して出力し、
10 行番号*i* = 3、列番号*j* = 7の組み合わせまで出力する。

図11Bは、変換された行番号と列番号の例を示す図である。

カウンタ制御部201から出力された行番号*i*は、図9のテーブルに従って、*N* (*i*) に変換され、列番号*j*は、図10の変換テーブルに従って*M* (*j*) に変換される。

15 例えば、カウンタ制御部201から行番号*i* = 0、列番号*j* = 0を出力された場合、メモリ202から*N* (*i*) = 2が出力され、メモリ203から*M* (*j*) = 3が出力される。

図11Cは、加算器205から出力される加算結果の例を示す図である。

加算器205において、*N* (*i*) に列数を乗算した乗算結果に*M* (*j*) を加
20 算した値が出力される。

例えば、*N* (*i*) = 2、*M* (*j*) = 3の場合、列数8に*N* (*i*) を乗算して*M* (*j*) を加算した値19が出力される。

大小比較部206において、図11Cの加算結果の中で、加算結果が要求されたインターリーブアドレスのサイズより小さい値がインターリーブアドレス
25 として出力される。

図11Dは、インターリーブアドレス装置200から出力されるインターリ

ープアドレスの例を示す図である。

例えば、要求されたインターリーブアドレスのサイズが30である場合、値が29以下である加算結果がインターリーブアドレスとして出力され、加算結果が30以上の値は出力されない。

5 このように、実施の形態3のインターリーブアドレス生成装置によれば、行の並べ替え処理と列の並べ替え処理とを並列処理で行い、この行の並べ替え処理及び列の並べ替え処理と、オフセットアドレスの加算処理とを連続して行うことにより、少ないメモリ空間と少ない処理時間でインターリーブアドレスパターンを生成することができる。

10 さらに、実施の形態3のインターリーブアドレス生成装置によれば、実施の形態1または2と比較して、それぞれの行で同じ列交換パターンを用いることにより、簡易な構成でインターリーブアドレスを生成することができる。

(実施の形態4)

図12は、本発明の実施の形態4に係るインターリーブ装置の構成を示すブ
15 ロック図である。

図12において、インターリーブアドレス生成装置301は、データがメモリに入力される入力指示に従ってインターリーブアドレスパターンをメモリ303に出力する。

アドレスカウンタ302は、データを出力するデータ出力指示に従ってメモ
20 リの先頭アドレスから順にメモリ303に出力する。

メモリ303は、インターリーブアドレス生成装置301から出力されるアドレスにデータを順次記憶し、所定のデータを記憶した後、アドレスカウンタ302から出力されるアドレスのデータを順次出力する。

このように、本実施の形態のインターリーブ装置によれば、実施の形態1又
25 は実施の形態2のインターリーブアドレス生成装置で生成されたインターリーブアドレスパターンを用いて情報系列の並べ替えを行うことにより、少ないメ

モリで高速なインターリーブ処理を行うことができる。

なお、本実施の形態４のインターリーブ装置では、インターリーブアドレス生成装置３０１から出力されるアドレスのメモリにデータを記憶し、アドレスカウンタ３０２から出力されるアドレスのメモリからデータを読み出しているが、これに限らず、アドレスカウンタ３０２から出力されるアドレスのメモリにデータを記憶し、インターリーブアドレス生成装置３０１から出力されるアドレスのメモリからデータを読み出して、データの並べ替えを行っても良い。

（実施の形態５）

図１３は、本発明の実施の形態５に係るターボ符号化装置の構成を示すブロック図である。

図１３において、ターボ符号化装置４００は、再帰的畳込み符号器４０１と、インターリーバ４０２と、再帰的畳込み符号器４０３と、から主に構成される。

再帰的畳込み符号器４０１は、入力された情報系列に対して畳込み符号の符号化を行い、符号化した情報系列を外部に出力する。

インターリーバ４０２は、実施の形態４のインターリーブ装置で構成され、入力された情報系列に対してインターリーブ処理を行い、インターリーブ処理された情報系列を再帰的畳込み符号器４０３に出力する。

再帰的畳込み符号器４０３は、インターリーバ４０２から出力された情報系列に畳込み符号の符号化を行い、符号化した情報系列を外部に出力する。

次に、ターボ符号化装置４００の動作について説明する。

入力された情報系列は、再帰的畳込み符号器４０１において畳込み符号化を行い、符号化した情報系列を出力される。

また、入力された情報系列は、インターリーバ４０２においてデータの並べ替えが行われ、並べ替えられた情報系列は、再帰的畳込み符号器４０３において畳込み符号化を行い、符号化した情報系列を出力される。

つまり、符号化される情報系列は、情報系列自身の出力と、情報系列を入力

- として畳込み符号の符号化を行う再帰的畳込み符号器 4 0 1 からの出力と、情報系列を入力として再帰的畳込み符号器 4 0 3 に入力する前に一度メモリにデータを書き込みこれをインターリーバ 4 0 2 によりデータの順序を並べ替え、この並べ替えられたデータを入力として畳込み符号の符号化を行う再帰的畳込み符号器 4 0 3 からの出力とあわせた 3 ビットが、情報系列 1 ビットに対する符号系列として出力される。

以上の動作により、ターボ符号化装置 4 0 0 において情報系列の入力に対して、入力された情報系列と、畳込み符号化された情報系列と、データの並べ替え及び畳込み符号化が行われた情報系列とが出力される。

- 10 このように、本実施の形態のターボ符号化装置によれば、実施の形態 4 のインターリーブ装置で情報系列の並べ替えを行うことにより、高速に処理を行うことができるので、誤り訂正能力を上げることができる。

- 例えば、実施の形態 5 のターボ符号化装置 4 0 0 において、インターリーバ 4 0 2 に対して G F インターリーブ方式の実施の形態 4 のインターリーブ装置
15 を利用することによって、受信側での符号系列の復号に対して、誤り訂正能力を上げたターボ符号化装置 4 0 0 を実現することができる。

- また、本実施の形態のターボ符号化装置によれば、実施の形態 4 のインターリーブ装置で情報系列の並べ替えを行うことにより、少ないメモリでインターリーブアドレスを速やかに生成してインターリーブを行うことができるので、
20 少ないメモリでターボ符号化を行うことができる。

(実施の形態 6)

図 1 4 は、本発明の実施の形態 6 に係るターボ復号化装置の構成を示すブロック図である。

- 図 1 4 において、ターボ復号化装置 5 0 0 は、軟判定出力復号器 5 0 1 と、
25 インターリーバ 5 0 2 と、軟判定出力復号器 5 0 3 と、デインターリーバ 5 0 4 と、から主に構成される。

軟判定出力復号器 5 0 1 は、入力された符号系列を復号してインターリーバ 5 0 2 に出力する。

インターリーバ 5 0 2 は、軟判定出力復号器 5 0 1 から出力された符号系列を並べ替えて軟判定出力復号器 5 0 3 に出力する。

- 5 軟判定出力復号器 5 0 3 は、インターリーバ 5 0 2 から出力された符号系列を復号してデインターリーバ 5 0 4 に出力する。

デインターリーバ 5 0 4 は、軟判定出力復号器 5 0 3 から出力された符号系列を並べ替え、得られた符号系列を軟判定出力復号器 5 0 1 と外部に出力する。

次に、ターボ復号化装置 5 0 0 の動作について説明する。

- 10 初回の動作では、実施の形態 5 のターボ符号化装置等により畳み込み符号化された符号系列が、軟判定出力復号器 5 0 1 において復号化され、得られた軟判定出力がインターリーバ 5 0 2 に出力される。

- 軟判定出力復号器 5 0 1 から出力された軟判定出力は、インターリーバ 5 0 2 において、データ系列が並べ替えられ、軟判定出力復号器 5 0 3 に出力され
15 る。

インターリーバ 5 0 2 から出力されたデータ系列は、軟判定出力復号器 5 0 3 において受信された情報系列と共に復号化され、得られた軟判定出力がデインターリーバ 5 0 4 に出力される。

- 軟判定出力復号器 5 0 3 から出力された軟判定出力は、デインターリーバ 5 0 4 においてデータの並べ替えが行われ、並べ替えられたデータ系列が軟出力復号器 5 0 1 と外部に出力される。
20

デインターリーバ 5 0 4 から出力されたデータ系列は、軟出力復号器 5 0 1 に出力され、信頼度情報として二回目以降のターボ復号処理に用いられる。

- 二回目以降のターボ復号処理の動作では、畳み込み符号化された符号系列が、
25 軟判定出力復号器 5 0 1 において、デインターリーバ 5 0 4 から出力されたデータ系列を信頼度情報として用いた復号化がなされ、得られた軟判定出力がイ

インターリーブ502に出力される。

このように、本実施の形態のターボ復号化装置によれば、実施の形態4のインターリーブ装置で情報系列の並べ替えを行うことにより、高速な処理を行うことができるので、誤り訂正能力を上げることができる。

- 5 例えば、実施の形態6のターボ符号化装置500において、インターリーブ502とデインターリーブ504に対して実施の形態4のインターリーブ装置を用いることによって、誤り訂正能力を上げたターボ復号器500を実現することができる。

- 10 また、本実施の形態のターボ復号化装置によれば、実施の形態4のインターリーブ装置で情報系列の並べ替えを行うことにより、処理に必要なメモリを減らすことができるので、少ないメモリでターボ符号化を行うことができる。

(実施の形態7)

図15は、本発明の実施の形態7に係る通信端末装置の構成を示すブロック図である。

- 15 図15において、通信端末装置600は、アンテナ601と、受信部602と、送信部603と、復調部604と、変調部605と、復号化処理部606と、符号化処理部607と、音声コーデック部608と、データ入出力部609と、スピーカ610と、マイク611と、から主に構成される。

- 20 復号化処理部606は、デインターリーブ部614、レートマッチング部615及び誤り訂正復号化部616から構成される。

符号化処理部607は、誤り訂正符号化部617、レートマッチング部618及びインターリーブ部619から構成される。

ここで、誤り訂正符号化部617は、実施の形態4のインターリーブ装置、或いは実施の形態5のターボ符号化装置400を用いて構成される。

- 25 また、誤り訂正復号化部616は、非音声データに対して実施の形態4のインターリーブ装置、或いは実施の形態6のターボ復号化装置500を用いて構

成される。

また、デインターリーブ部 6 1 4 及びインターリーブ部 6 1 9 は、実施の形態 4 のインターリーブ装置を用いて構成される。

アンテナ 6 0 1 は、信号の送信および受信を行う。

- 5 受信部 6 0 2 は、アンテナ 6 0 1 からの受信信号に無線処理を行い、無線処理を行った受信信号を復調部 6 0 4 に出力する。

送信部 6 0 3 は、変調部 6 0 5 から出力された送信信号に無線処理を行い、アンテナ 6 0 1 へ送信する。

- 10 復調部 6 0 4 は、逆拡散装置 6 1 2 を用いて受信部 6 0 2 から出力された受信信号を復調して復調信号をデインターリーブ部 6 1 4 に出力する。

変調部 6 0 5 は、拡散装置 6 1 3 を用いてインターリーブ部 6 1 9 から出力される送信信号を変調して送信部 6 0 3 に出力する。

- 15 デインターリーブ部 6 1 4 は、復調部 6 0 4 から出力された復調信号にデータの並び替え処理を行い、並べ替え処理したデータをレートマッチング部 6 1 5 に出力する。

レートマッチング部 6 1 5 は、デインターリーブ部 6 1 4 から出力されたデータの長さを誤り訂正処理が可能な長さに調節して、長さを調節したデータを誤り訂正復号化部 6 1 6 に出力する。

- 20 誤り訂正復号化部 6 1 6 は、レートマッチング部 6 1 5 から出力されたデータの誤り訂正を行い、誤り訂正後のデータを音声コーデック部 6 0 8 に出力する。

誤り訂正符号化部 6 1 7 は、音声コーデック部 6 0 8 から出力された送信データに誤り訂正符号化を行い、レートマッチング部 6 1 8 に出力する。

- 25 レートマッチング部 6 1 8 は、誤り訂正符号化部 6 1 7 から出力された送信データをインターリーブ処理に必要な長さに調整してインターリーブ部 6 1 9 に出力する。

インターリーブ部 6 1 9 は、レートマッチング部 6 1 8 から出力された送信データに並べ替え処理を行い、変調部 6 0 5 に出力する。

音声コーデック部 6 0 8 は、マイク 6 1 1 から出力された音声信号を符号化して送信データとして誤り訂正符号化部 6 1 7 に出力する。

- 5 また、音声コーデック部 6 0 8 は、誤り訂正復号化部 6 1 6 から出力された受信データを復号化して、復号化した音声データをスピーカ 6 1 0 に出力する。

マイク 6 1 1 は、入力された音声を音声データとして音声コーデック部 6 0 8 に出力する。

- 10 スピーカ 6 1 0 は、音声コーデック部 6 0 8 から出力された音声データを音声として出力する。

次に、通信端末装置 6 0 0 の送信時の動作について説明する。

- 音声を送信する場合、音声は、マイク 6 1 1 において音声信号にアナログデジタル変換（以下「AD 変換」という）されて音声コーデック部 6 0 8 に出力され、音声コーデック部 6 0 8 において符号化され、誤り訂正符号化部 6 1 7
15 において畳み込み符号化され、送信データとしてレートマッチング部 6 1 8 に出力される。

- また、非音声データを送信する場合、非音声データは、データ入出力部 6 0 9 を介して、誤り訂正符号化部 6 1 7 においてデータの転送速度に応じてターボ符号化され畳み込み符号化され、送信データとしてレートマッチング部 6 1
20 8 に出力される。

- 送信データは、レートマッチング部 6 1 8 においてインターリーブ処理に必要な長さに調整され、インターリーブ部 6 1 9 において並べ替え処理されて、変調部 6 0 5 においてデジタル変調及びデジタルアナログ変換（以下 DA 変換）され、送信部 6 0 3 において無線処理され、アンテナ 6 0 1 を介して送信され
25 る。

次に、通信端末装置 6 0 0 の受信時の動作について説明する。

受信信号は、アンテナ 6 0 1 を介して受信され、受信部 6 0 2 において無線処理及び AD 変換され、復調部 6 0 4 においてデジタル復調され、受信データとしてデインターリーブ部 6 1 4 に出力される。

受信データは、デインターリーブ部 6 1 4 において並べ替え処理され、レートマッチング部 6 1 5 においてデータの長さが誤り訂正できる長さに調整され、誤り訂正復号化部 6 1 6 に出力される。

受信データが音声信号の場合、受信データは、誤り訂正復号化部 6 1 6 においてビタビ復号され、音声コーデック部 6 0 8 において音声復号化及び D A 変換され、スピーカ 6 1 0 から音声として出力される。

10 受信データが非音声信号の場合、誤り訂正復号化部 6 1 6 において、データの転送速度に応じてターボ復号化され、データ入出力部 6 0 9 を介して外部へ出力される。

このように、本実施の形態の通信端末装置によれば、非音声データに対して誤り訂正符号化装置及び誤り訂正復号化装置に、実施の形態 4 のインターリーブ装置を用いたターボ符号化装置及びターボ復号化装置を用いることにより、
15 非音声通信に対して、より低い Bit to Error Rate の高伝送品質の通信特性で送受信を行うことができる。

また、ターボ符号及び復号に含まれるインターリーブの構成は高速処理が可能で、メモリ量を削減したインターリーブ装置によって構成されているため、
20 インターリーブを高速処理で、且つメモリ量を削減した通信端末装置 6 0 0 を得ることができる。

なお、本実施の形態では、CDMA 通信に適用した例を説明しているが、通信方式はこれに限らず、変調部 6 0 5 内の拡散装置 6 1 3 と、復調部 6 0 4 内の逆拡散装置 6 1 2 を通信方式に対応した変調及び復調装置に置き換えることに
25 より他の通信方式にも適用することができる。

(実施の形態 8)

図16は、本発明の実施の形態8に係る基地局装置の構成を示すブロック図である。

図16に示す基地局装置700は、アンテナ701と、受信部702と、送信部703と、復調部704と、変調部705と、復号化処理部706と、符号化処理部707と、データ入出力部708とから主に構成される。

復号化処理部706は、デインターリーブ部709、レートマッチング部710及び誤り訂正復号化部711から構成される。

符号化処理部707は、誤り訂正符号化部712、レートマッチング部713及びインターリーブ部714とから構成される。

10 ここで、誤り訂正符号化部712は、実施の形態1のインターリーブアドレス生成装置100又は200、或いは実施の形態4のターボ符号化装置400を用いて構成される。

15 また、誤り訂正復号化部711は、非音声データに対して実施の形態4のインターリーブ装置、或いは実施の形態5のターボ復号化装置500を用いて構成される。

また、デインターリーブ部709及びインターリーブ部714は、実施の形態4のインターリーブ装置を用いて構成される。

アンテナ701は、信号の送信および受信を行う。

20 受信部702は、アンテナ701からの受信信号に無線処理を行い、受信信号を復調部704に出力する。

送信部703は、変調部705から出力された送信信号に無線処理を行いアンテナ701に出力する。

復調部704は、逆拡散装置715を用いて受信部702から出力された受信信号を復調して復調信号をデインターリーブ部709に出力する。

25 変調部705は、拡散装置716を用いてインターリーブ部714から出力される送信信号を変調して送信部703に出力する。

デインターリーブ部 709 は、復調部 704 から出力された復調信号にデータの並び替え処理を行い、並べ替え処理したデータをレートマッチング部 710 に出力する。

レートマッチング部 710 は、デインターリーブ部 709 から出力されたデータの長さを誤り訂正処理が可能な長さに調節して、長さを調節したデータを誤り訂正復号化部 711 に出力する。

誤り訂正復号化部 711 は、レートマッチング部 710 から出力されたデータの復号化及び誤り訂正を行い、誤り訂正後のデータをデータ入出力部 708 に出力する。

10 誤り訂正符号化部 712 は、データ入出力部 708 から出力された送信データに誤り訂正符号化を行い、レートマッチング部 713 に出力する。

レートマッチング部 713 は、誤り訂正符号化部 712 から出力された送信データをインターリーブ処理に必要な長さに調整してインターリーブ部 714 に出力する。

15 インターリーブ部 714 は、レートマッチング部 713 から出力された送信データに並べ替え処理を行い、変調部 705 に出力する。

データ入出力部 708 は、送信するデータを誤り訂正符号化部 712 に出力し、誤り訂正復号化部 711 から出力された受信データを外部に出力する。

次に、基地局装置 700 の送信時の動作について説明する。

20 送信データは、データ入出力部 708 を介して、誤り訂正符号化部 712 においてデータの転送速度又は種類に応じてターボ符号化され畳み込み符号化され、送信データとしてレートマッチング部 713 に出力される。

送信データは、レートマッチング部 713 においてインターリーブ処理に必要な長さに調整され、インターリーブ部 714 において並べ替え処理されて、
25 変調部 705 においてデジタル変調及び DA 変換され、送信部 703 において無線処理され、アンテナ 701 を介して送信される。

次に、基地局装置 700 の受信時の動作について説明する。

受信信号は、アンテナ 701 を介して受信され、受信部 702 において無線処理及び AD 変換され、復調部 704 においてデジタル復調され、受信データとしてデインターリーブ部 709 に出力される。

- 5 受信データは、デインターリーブ部 709 において並べ替え処理され、レートマッチング部 710 においてデータの長さが誤り訂正できる長さに調整され、誤り訂正復号化部 711 に出力される。

受信データは、誤り訂正復号化部 711 において、データの転送速度に応じてターボ復号化され、データ入出力部 708 を介して外部へ出力される。

- 10 このように、本実施の形態の基地局装置によれば、誤り訂正符号化装置及び誤り訂正復号化装置に、実施の形態 1 のインターリーブアドレス生成装置を用いたターボ符号化装置及びターボ復号化装置を用いることにより、より低い Bit to Error Rate の高伝送品質の通信特性で送受信を行うことができる。

- 例えば、実施の形態 8 の基地局装置 700 によれば、誤り訂正符号化部 71
15 2 に実施の形態 5 のターボ符号化装置 400 を、また、誤り訂正復号化部 711 に実施の形態 6 のターボ復号化装置 500 を用いることにより、非音声通信に対して、より低い BER の高伝送品質の通信特性となる基地局装置 700 を得ることができる。

- また、ターボ符号及び復号に含まれるインターリーブの構成は高速処理が可
20 能で、メモリ量を削減したインターリーブ装置で構成することにより、インターリーブを高速処理で、且つメモリ量を削減した基地局装置 700 を得ることができる。

- なお、本実施の形態では、CDMA 通信に適用した例を説明しているが、通信
方式はこれに限らず、変調部 705 内の拡散装置 716 と、復調部 704 内の
25 逆拡散装置 715 をそれぞれの通信方式に対応した変調装置及び復調装置に置き換えることにより他の通信方式にも適用することができる。

以上の説明から明らかなように、少ないメモリ空間と少ない処理時間でインターリーブアドレスパターンを生成することができる。

本明細書は、１９９９年１０月７日出願の特願平１１－２８６９８１号に基づくものである。この内容をここに含めておく。

請 求 の 範 囲

1. 所定のサイズのインターリーブアドレスパターンを生成してインターリーブアドレスを順次出力するインターリーブアドレス生成手段と、オフセットアドレスを生成するオフセットアドレス生成手段と、前記インターリーブアドレスに前記オフセットアドレスを加算し、インターリーブアドレスとして出力する加算手段とを具備するインターリーブアドレス生成装置。
2. インターリーブアドレス生成手段は、予め決められた第一ランダムパターンを用いて第一変数を変換する第一変数変換手段と、予め決められた第二ランダムパターンを用いて第二変数を変換する第二変数変換手段とを具備し、オフセットアドレス生成手段は、前記変換された第一変数に前記第二変数の最大値を乗算した値をオフセットアドレスとする請求の範囲第1項に記載のインターリーブアドレス生成装置。
3. インターリーブアドレス生成手段は、予め決められたランダムパターンを用いて第一変数を変換する第一変数変換手段と、前記変換された第一変数に基づいて第二変数を変換する第二変数変換手段とを具備し、オフセットアドレス生成手段は、前記変換された第一変数に前記第二変数の最大値を乗算した値をオフセットアドレスとする請求の範囲第1項に記載のインターリーブアドレス生成装置。
4. インターリーブアドレス生成手段は、第一変数変換手段により変換された第一変数をガロア体のべき表現におけるべき数としたガロア体の多項式基底によるベクトル表現と、第二変数変換手段により変換された第二変数をガロア体のべき表現におけるべき数としたガロア体の多項式基底によるベクトル表現と、を排他論理和演算し、得られたベクトルをガロア体の多項式基底によるベクトル表現としたガロア体のべき表現におけるべき数に変換して得られた結果を変換された第二変数とする請求の範囲第3項に記載のインターリーブアドレス生成装置。

5. オフセットアドレス生成手段は、インターリーブアドレス生成手段がインターリーブアドレスを出力するタイミングに合わせてオフセットアドレスを出力する請求の範囲第1項に記載のインターリーブアドレス生成装置。

6. インターリーブアドレス生成装置と、データを記憶する記憶手段とを具備し、前記インターリーブアドレス生成装置から出力されるアドレスの順で前記データ記憶手段にデータを格納し、所定の単位 of データを格納した後に、前記データ記憶手段より先頭アドレスから順にデータを取り出すインターリーブ装置であって、前記インターリーブアドレス生成装置は、所定のサイズのインターリーブアドレスパターンを生成してインターリーブアドレスを順次出力するインターリーブアドレス生成手段と、オフセットアドレスを生成するオフセットアドレス生成手段と、前記インターリーブアドレスに前記オフセットアドレスを加算してインターリーブアドレスとして出力する加算手段とを具備する。

7. インターリーブアドレス生成装置と、データを記憶する記憶手段とを具備し、先頭アドレスから順にデータを前記データ記憶手段に格納し、所定の単位のデータを格納した後に、前記インターリーブアドレス生成装置から出力されるアドレスの順にデータを前記データ記憶手段より取り出すインターリーブ装置であって、前記インターリーブアドレス生成装置は、所定のサイズのインターリーブアドレスパターンを生成してインターリーブアドレスを順次出力するインターリーブアドレス生成手段と、オフセットアドレスを生成するオフセットアドレス生成手段と、前記インターリーブアドレスに前記オフセットアドレスを加算してインターリーブアドレスとして出力する加算手段とを具備する。

8. 情報系列の畳込み符号化を行う再帰的畳込み符号手段と、前記情報系列のインターリーブ処理を行うインターリーブ装置とを具備するターボ符号化装置であって、前記インターリーブ装置は、所定のサイズのインターリーブアドレスパターンを生成してインターリーブアドレスを順次出力するインターリーブアドレス生成手段と、オフセットアドレスを生成するオフセットアドレス生成

- 手段と、前記インターリーブアドレスに前記オフセットアドレスを加算してインターリーブアドレスとして出力する加算手段と、データを記憶する記憶手段とを具備し、前記加算手段から出力されるインターリーブアドレスの順で前記データ記憶手段にデータを格納し、所定の単位 of データを格納した後に、前記
- 5 データ記憶手段より先頭アドレスから順にデータを取り出す。
9. 符号系列を復号する軟判定出力復号手段と、この軟判定出力復号手段の出力をインターリーブ処理する第1のインターリーブ装置と、前記第1のインターリーブ装置によって入力データの順序が並べ替えられた符号系列を復号する軟判定出力復号手段と、この軟判定出力復号手段の出力をデインターリーブ処理する
- 10 第2のインターリーブ装置とを具備するターボ復号化装置であって、前記第1のインターリーブ装置及び前記第2のインターリーブ装置は、所定のサイズのインターリーブアドレスパターンを生成してインターリーブアドレスを順次出力するインターリーブアドレス生成手段と、オフセットアドレスを生成するオフセットアドレス生成手段と、前記インターリーブアドレスに前記オフセッ
- 15 トアドレスを加算してインターリーブアドレスとして出力する加算手段と、データを記憶する記憶手段とを具備し、前記加算手段から出力されるインターリーブアドレスの順で前記データ記憶手段にデータを格納し、所定の単位 of データを格納した後に、前記データ記憶手段より先頭アドレスから順にデータを取り出す。
- 20 10. インターリーブ装置と、前記インターリーブ装置から出力された信号を送信する、または受信した信号を前記インターリーブ装置に出力する無線通信手段とを具備する通信端末装置であって、前記インターリーブ装置は、所定のサイズのインターリーブアドレスパターンを生成してインターリーブアドレスを順次出力するインターリーブアドレス生成手段と、オフセットアドレスを生成するオフセットアドレス生成手段と、前記インターリーブアドレスに前記オフ
- 25 セットアドレスを加算してインターリーブアドレスとして出力する加算手段

と、データを記憶する記憶手段とを具備し、前記加算手段から出力されるインターリーブアドレスの順で前記データ記憶手段にデータを格納し、所定の単位のデータを格納した後に、前記データ記憶手段より先頭アドレスから順にデータを取り出す。

- 5 1 1. インターリーブ装置と、前記インターリーブ装置から出力された信号を送信する、または受信した信号を前記インターリーブ装置に出力する無線通信手段とを具備する基地局装置であって、前記インターリーブ装置は、所定のサイズのインターリーブアドレスパターンを生成してインターリーブアドレスを順次出力するインターリーブアドレス生成手段と、オフセットアドレスを生成するオフセットアドレス生成手段と、前記インターリーブアドレスに前記オフセットアドレスを加算してインターリーブアドレスとして出力する加算手段と、データを記憶する記憶手段とを具備し、前記加算手段から出力されるインターリーブアドレスの順で前記データ記憶手段にデータを格納し、所定の単位のデータを格納した後に、前記データ記憶手段より先頭アドレスから順にデータを
- 10 取り出す。

1 2. 第一変数を予め決められたランダムパターンを用いて第一変数を変換し、第二変数を予め決められたランダムパターンを用いて第二変数を変換し、前記第一変数に前記第二変数の最大値を乗算した結果を前記第二変数に加算することを特徴とするインターリーブアドレス生成方法。

- 20 1 3. 予め決められたランダムパターンを用いて第一変数を並べ替え、前記変換された第一変数に基づいて第二変数を並べ替え、前記変換された第一変数をガロア体のべき表現におけるべき数としたガロア体の多項式基底によるベクトル表現と、前記変換された第二変数をガロア体のべき表現におけるべき数としたガロア体の多項式基底によるベクトル表現と、を排他論理和演算し、得られた
- 25 ベクトルをガロア体の多項式基底によるベクトル表現としたガロア体のべき表現におけるべき数に変換して得られた結果に前記第一変数と前記第二変数の

最大値を乗算した結果を加算することを特徴とするインターリーブアドレス生成方法。

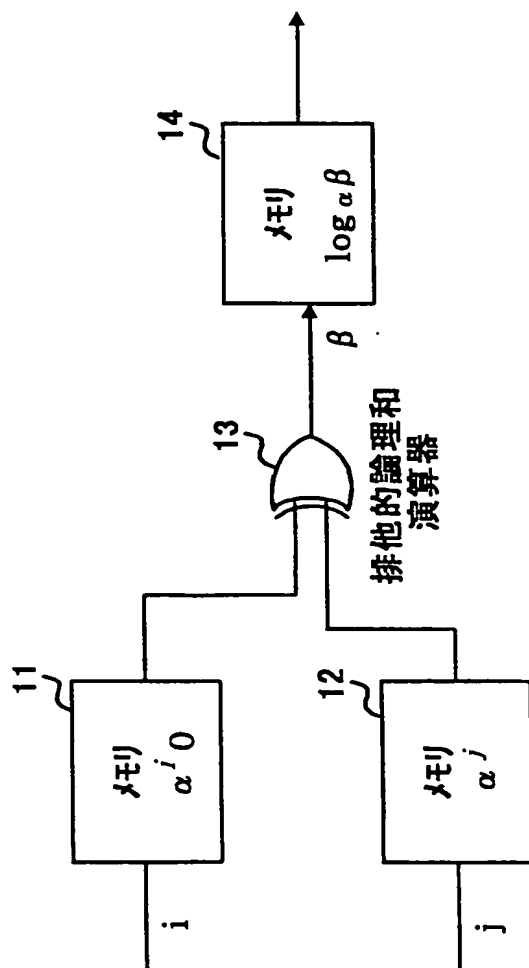


图1

THIS PAGE BLANK (USP)

2/15

べき表現 β	ベクトル表現	$\log_{\alpha} \beta$
α^0	100	0
α^1	010	1
α^2	001	2
α^3	110	3
α^4	011	4
α^5	111	5
α^6	101	6
$\alpha^7(0)$	000	(7)

図2

THIS PAGE BLANK (USPTO)

THIS PAGE BLANK (USPTO)

3/15

$\begin{array}{c} \diagup \\ \diagdown \end{array}$	0	1	2	3	4	5	6	7	i_0
0	7	3	6	1	5	4	2	0	0
1	6	4	7	5	1	3	0	2	2
2	4	6	3	2	0	7	1	5	5
3	5	2	1	6	7	0	3	4	4

図3A

$\begin{array}{c} \diagup \\ \diagdown \end{array}$	0	1	2	3	4	5	6	7	i_0
0	7	3	6	1	5	4	2	0	0
2	4	6	3	2	0	7	1	5	5
1	6	4	7	5	1	3	0	2	2
3	5	2	1	6	7	0	3	4	4

図3B

$\begin{array}{c} \diagup \\ \diagdown \end{array}$	0	1	2	3	4	5	6	7	i_0
0	7	3	6	1	5	4	2	0	0
2	20	22	19	18	16	23	17	21	5
1	14	12	15	13	9	11	8	10	2
3	29	26	25	30	31	24	27	28	4

図3C

[7、20、14、29、3、22、12、26、6、19、15、25、1、18、13、5、
16、9、4、23、11、24、2、17、8、27、0、21、10、28]

図3D

THIS PAGE BLANK (USP)

4/15

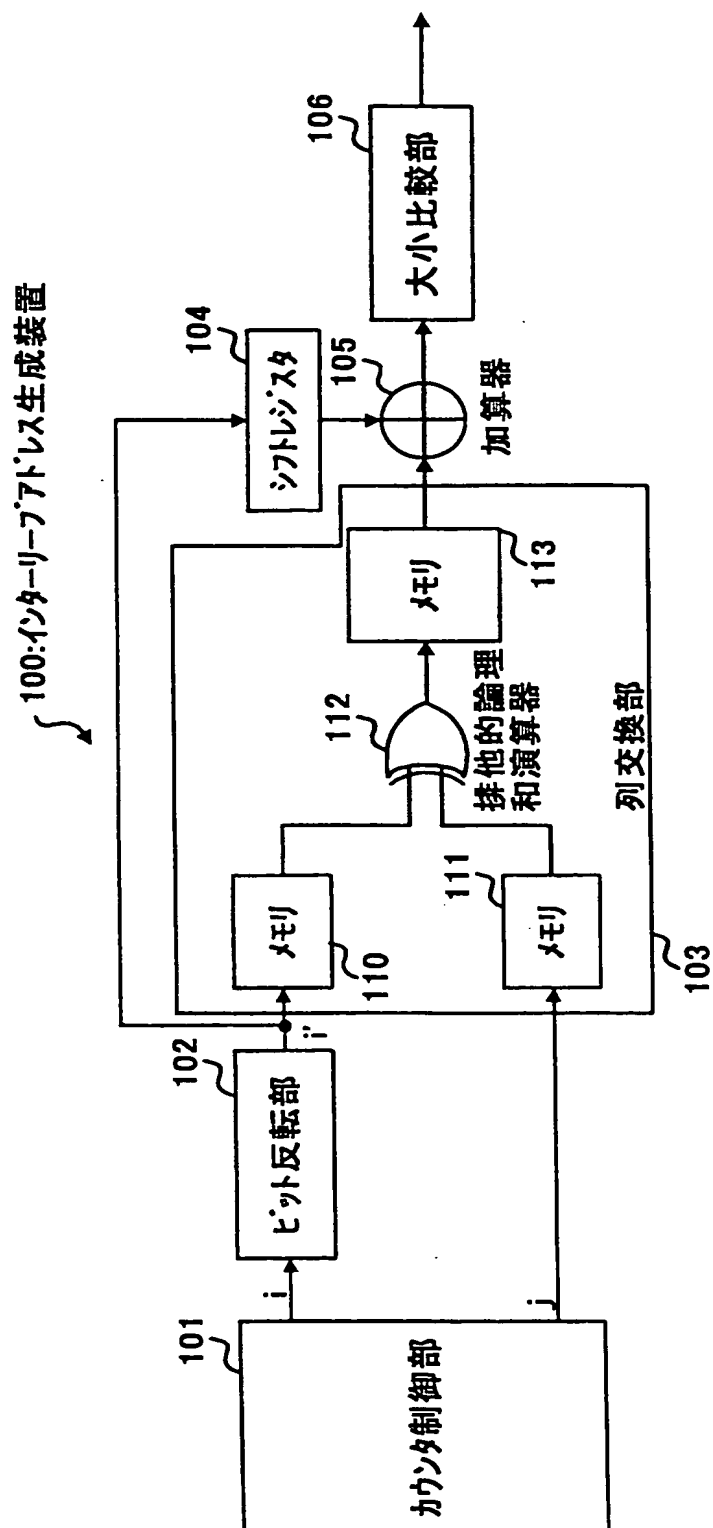


図4

THIS PAGE BLANK (USPTO)

5/15

メモリ 110

入力 i 10進	io	出力 α^{io}
0 0 (0)	0	(1, 0, 0)
1 0 (2)	2	(0, 0, 0)
0 1 (1)	5	(1, 1, 1)
1 1 (3)	4	(0, 1, 1)

メモリ 113

入力	出力
(0, 0, 0)	7
(0, 0, 1)	0
(0, 1, 0)	1
(0, 1, 1)	3
(1, 0, 0)	2
(1, 0, 1)	6
(1, 1, 0)	4
(1, 1, 1)	5

メモリ 111

入力 i	出力 α^i
0 0 0 (0)	(1, 0, 0)
0 0 1 (1)	(0, 1, 0)
0 1 0 (1)	(0, 0, 1)
0 1 1 (3)	(1, 1, 0)
1 0 0 (4)	(0, 1, 1)
1 0 1 (5)	(1, 1, 1)
1 1 0 (6)	(1, 0, 1)
1 1 1 (7)	(0, 0, 0)

図5

THIS PAGE BLANK (USPTO)

i	i''	j	α^{i0}	α^j	$\alpha^{i0} + \alpha^j$	$\log \alpha (\alpha^{i0} + \alpha^j)$	オセト加算後
0	0	0	(1, 0, 0)	(1, 0, 0)	(0, 0, 0)	7	$7+8 \times 0=7$
1	2	0	(1, 1, 1)	(1, 0, 0)	(0, 1, 1)	4	$4+8 \times 2=20$
2	1	0	(0, 0, 1)	(1, 0, 0)	(1, 0, 1)	6	$6+8 \times 1=14$
3	3	0	(0, 1, 1)	(1, 0, 0)	(1, 1, 1)	5	$5+8 \times 3=29$
0	0	1	(1, 0, 0)	(0, 1, 0)	(1, 1, 0)	3	$3+8 \times 0=3$
1	2	1	(1, 1, 1)	(0, 1, 0)	(1, 0, 1)	6	$6+8 \times 2=22$
2	1	1	(0, 0, 1)	(0, 1, 0)	(0, 1, 1)	4	$4+8 \times 1=12$
3	3	1	(0, 1, 1)	(0, 1, 0)	(0, 0, 1)	2	$2+8 \times 3=24$

THIS PAGE BLANK (USPTO)

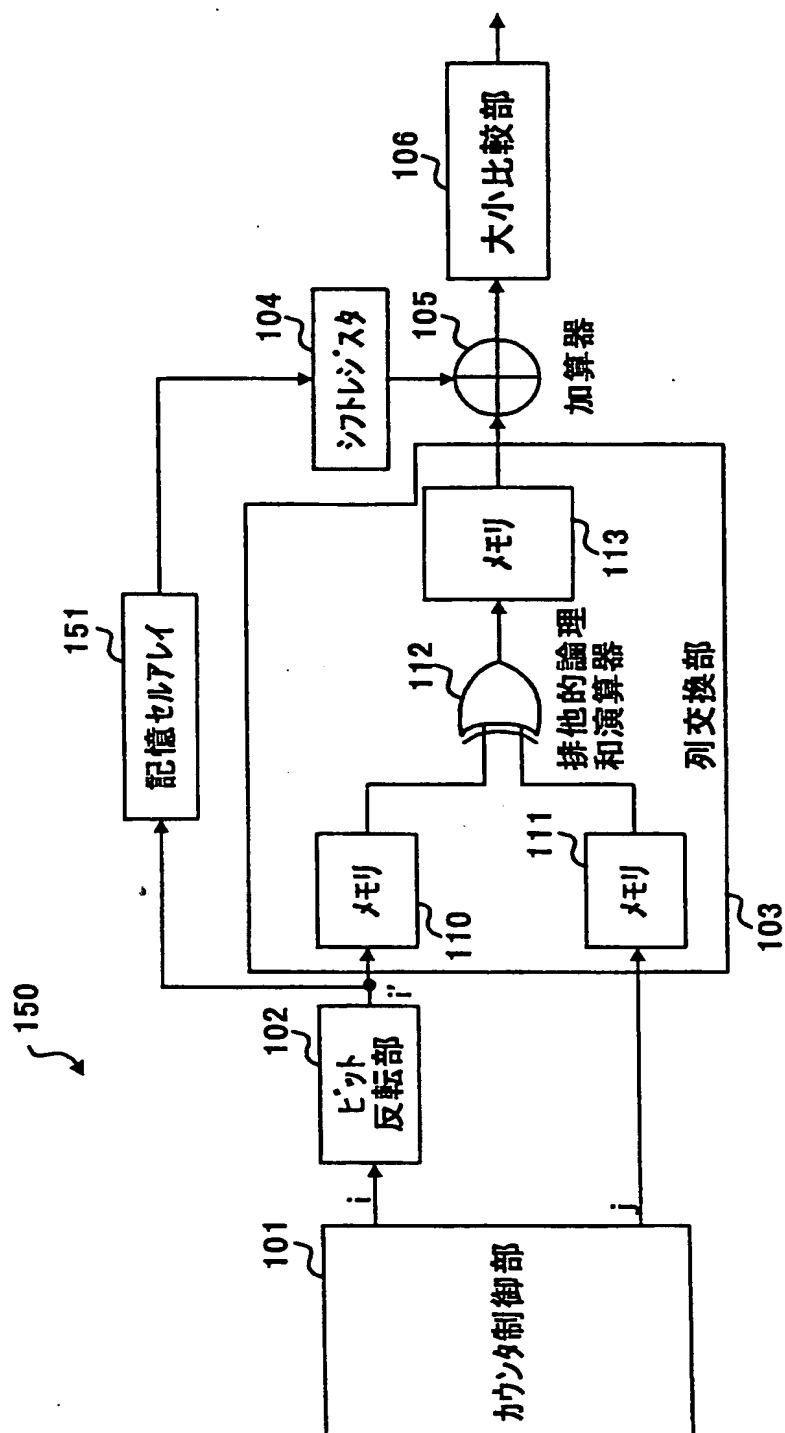


図7

THIS PAGE BLANK (USPTO)

8/15

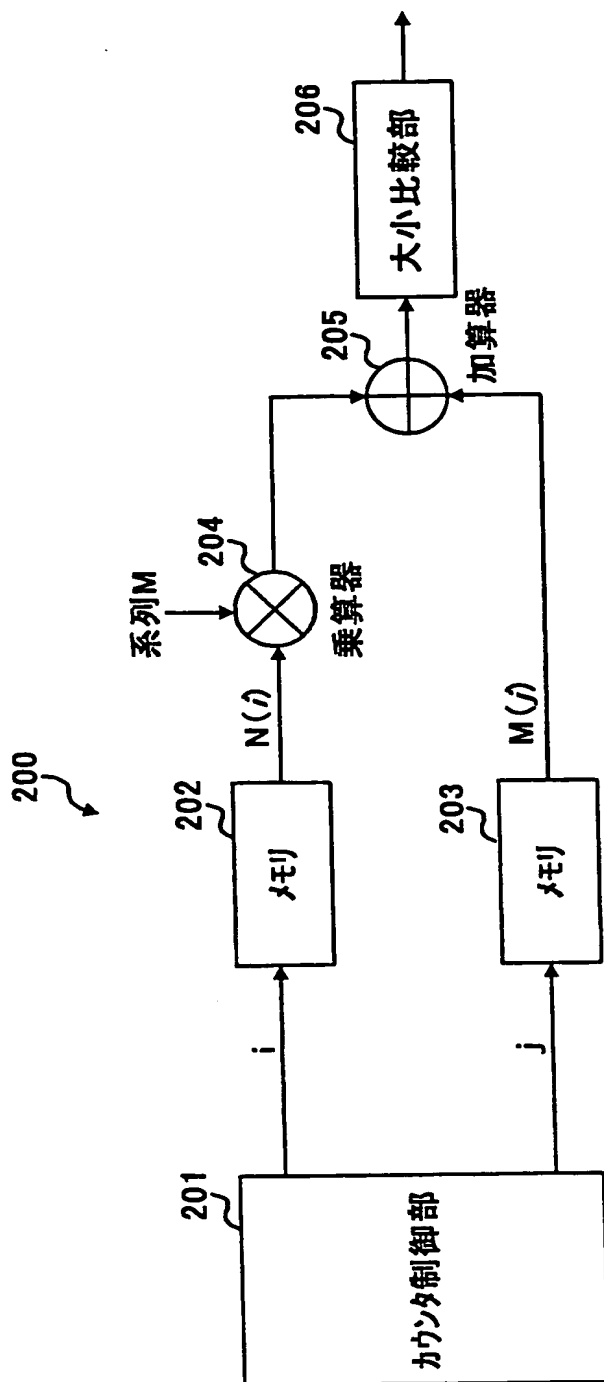


図 8

THIS PAGE BLANK (USPTO)

9/15

i	$N(i)$
0	2
1	3
2	0
3	1

図9

j	$M(j)$
0	3
1	6
2	4
3	2
4	1
5	5
6	7
7	0

図10

THIS PAGE BLANK (USPTO)

i	0 1 2 3 0 1 2 3 0 0 1 2 3
j	0 0 0 0 1 1 1 1 2 7 7 7 7

図11A

N(i)	2 3 0 1 2 3 0 1 2 2 3 0 1
M(j)	3 3 3 3 6 6 6 6 4 0 0 0 0

図11B

加算結果	19 27 3 11 22 30 6 14 20 23 31 7 15
------	---

図11C

インターリーブアドレス	19 27 3 11 22 6 14 20 28 8 23 7 15
-------------	--

図11D

THIS PAGE BLANK (USPTO)

11/15

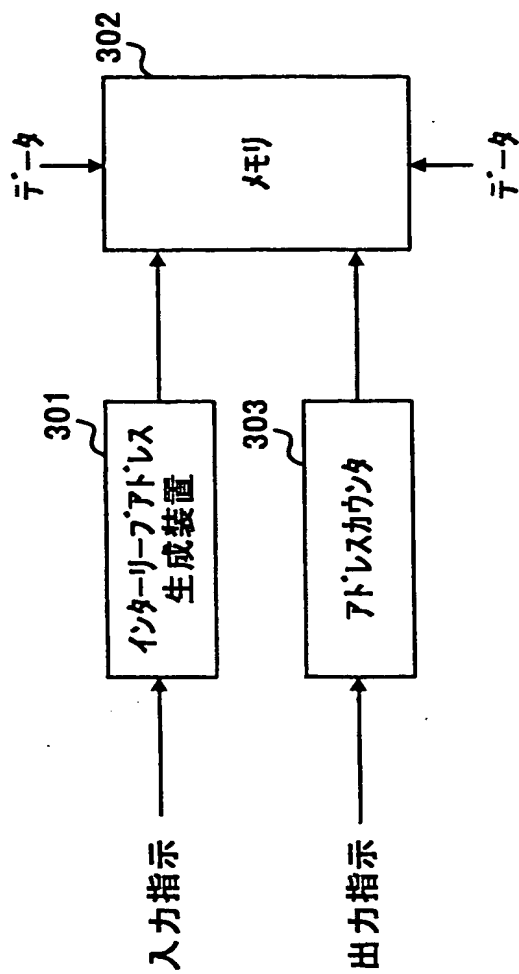


図12

THIS PAGE BLANK (USPTO)

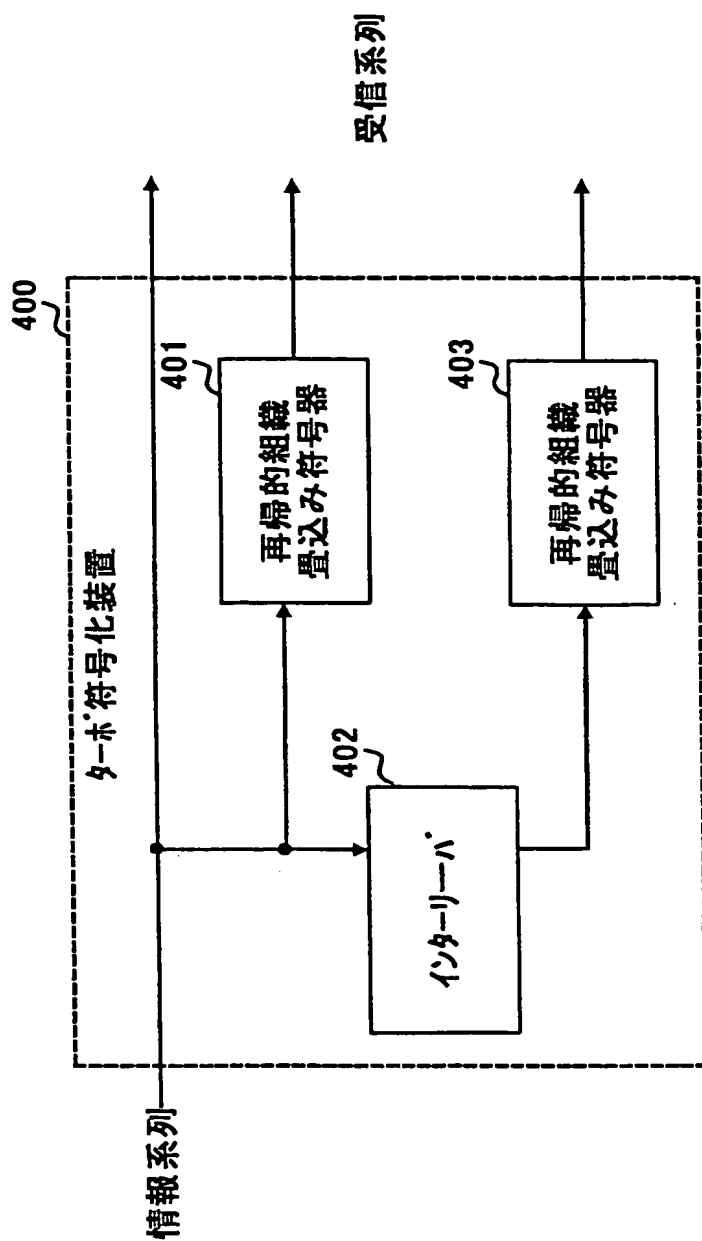


図13

THIS PAGE BLANK (USPIC,

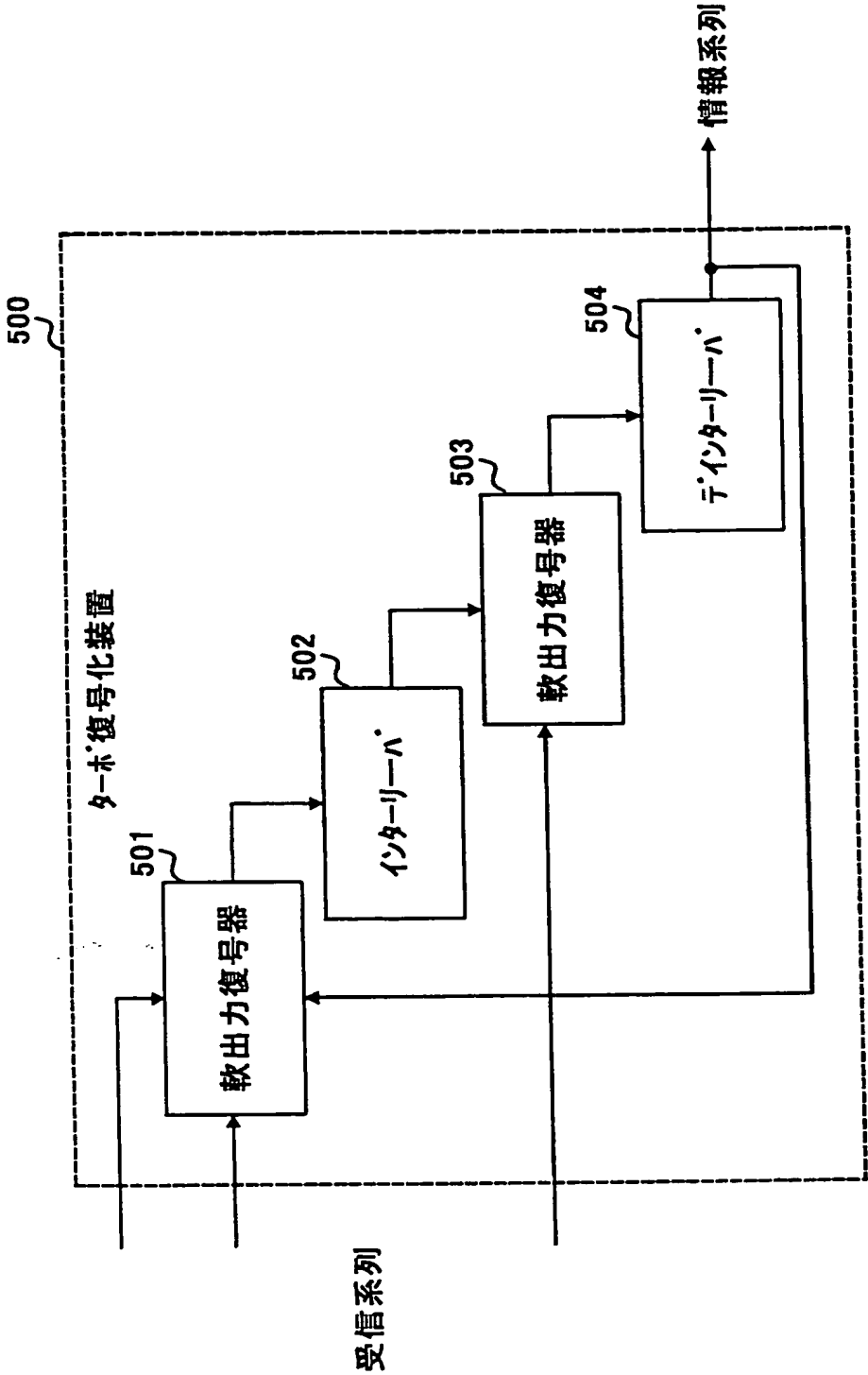


図 14

THIS PAGE BLANK (USPTO)

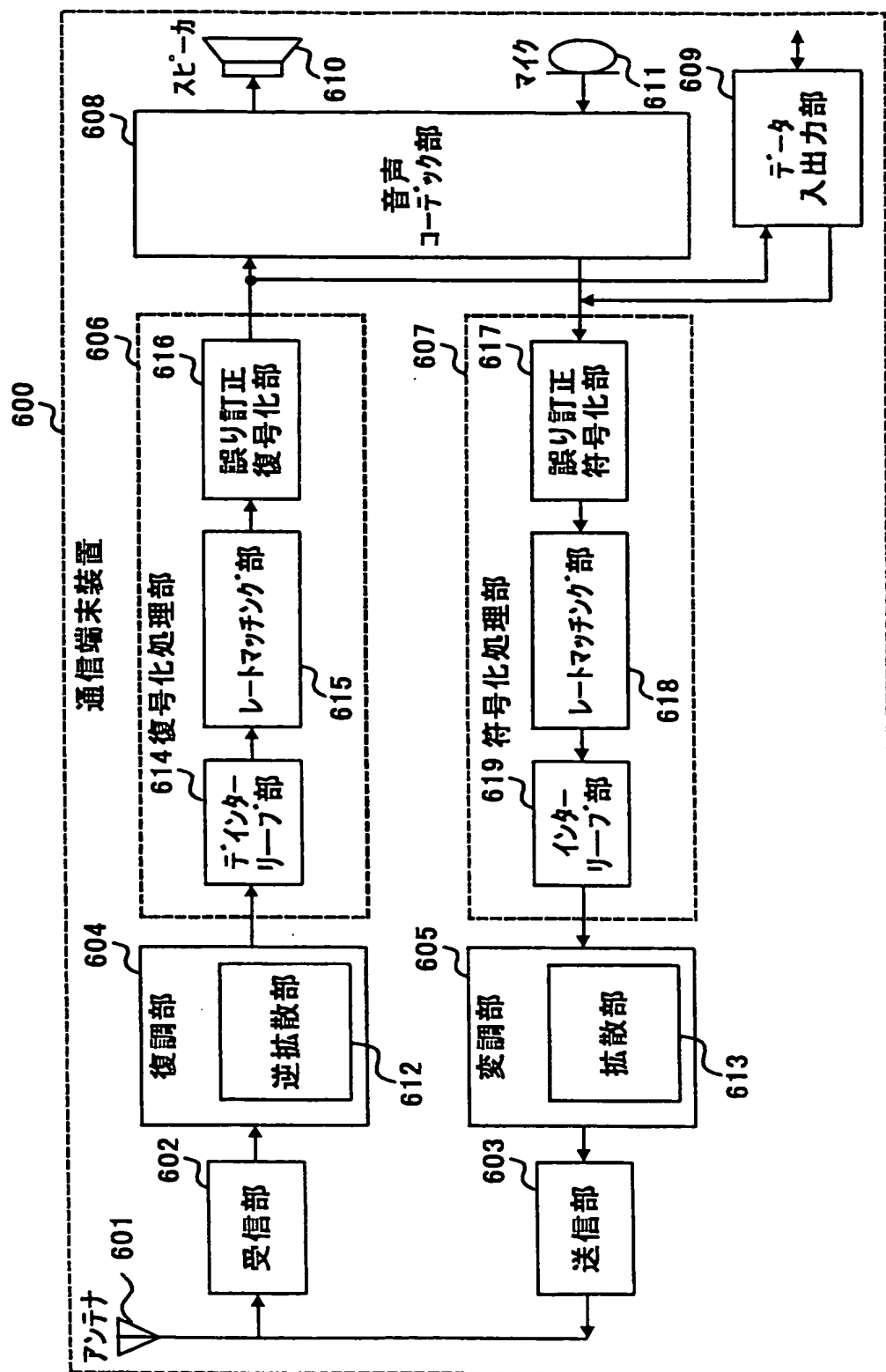


図 15

THIS PAGE BLANK (USPTO)

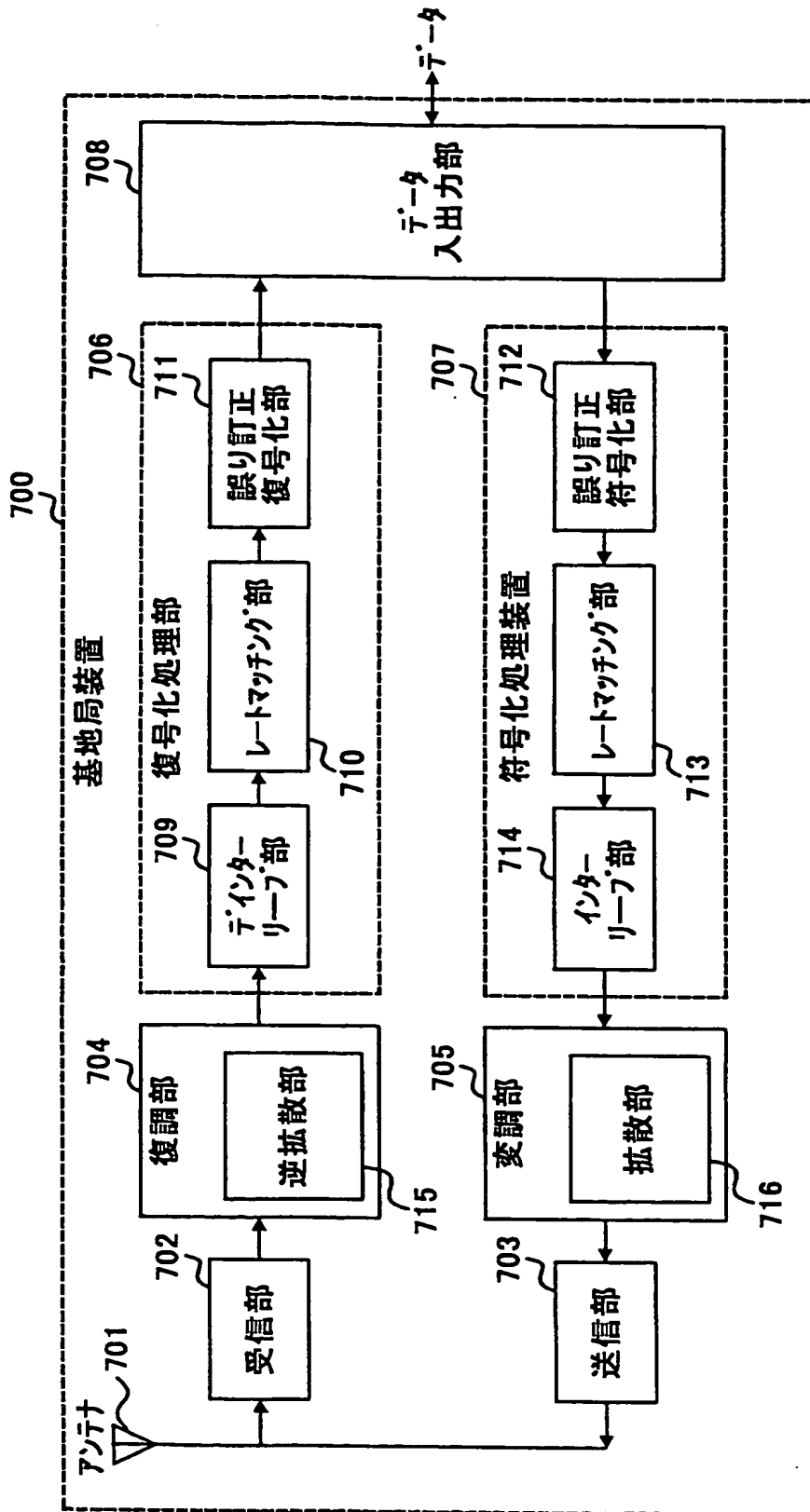


図16

THIS PAGE BLANK

国際調査報告

国際出願番号 PCT/J P 00/06974

A. 発明の属する分野の分類 (国際特許分類 (IPC))

Int.Cl⁷ H 03 M 13/27

B. 調査を行った分野

調査を行った最小限資料 (国際特許分類 (IPC))

Int.Cl⁷ H 03 M 13/00-53

最小限資料以外の資料で調査を行った分野に含まれるもの

日本国実用新案公報	1922-1996年
日本国公開実用新案公報	1971-2000年
日本国登録実用新案公報	1994-2000年
日本国実用新案登録公報	1996-2000年

国際調査で使用した電子データベース (データベースの名称、調査に使用した用語)

C. 関連すると認められる文献

引用文献の カテゴリー*	引用文献名 及び一部の箇所が関連するときは、その関連する箇所の表示	関連する 請求の範囲の番号
A	J P, 9-102748, A (松下電器産業株式会社) 15. 4月. 1997 (15. 04. 97) 全文、第1-7図、ファミリーなし	1-13
A	J P, 8-293860, A (京セラ株式会社) 5. 11月. 1996 (05. 11. 96) 全文、第1-2図、ファミリーなし	10-11

☐ C欄の続きにも文献が列挙されている。☐ パテントファミリーに関する別紙を参照。

* 引用文献のカテゴリー

- 「A」 特に関連のある文献ではなく、一般的技術水準を示すもの
- 「E」 国際出願日前の出願または特許であるが、国際出願日以後に公表されたもの
- 「L」 優先権主張に疑義を提起する文献又は他の文献の発行日若しくは他の特別な理由を確立するために引用する文献 (理由を付す)
- 「O」 口頭による開示、使用、展示等に言及する文献
- 「P」 国際出願日前で、かつ優先権の主張の基礎となる出願

の日の後に公表された文献

- 「T」 国際出願日又は優先日後に公表された文献であって出願と矛盾するものではなく、発明の原理又は理論の理解のために引用するもの
- 「X」 特に関連のある文献であって、当該文献のみで発明の新規性又は進歩性がないと考えられるもの
- 「Y」 特に関連のある文献であって、当該文献と他の1以上の文献との、当業者にとって自明である組合せによって進歩性がないと考えられるもの
- 「&」 同一パテントファミリー文献

国際調査を完了した日

20. 12. 00

国際調査報告の発送日

16.01.01

国際調査機関の名称及びあて先

日本国特許庁 (ISA/J P)
郵便番号100-8915

東京都千代田区霞が関三丁目4番3号

特許庁審査官 (権限のある職員)

西脇 博志

5 K

8832

印

電話番号 03-3581-1101 内線 6868

THIS PAGE BLANK (USPTO)

INTERNATIONAL SEARCH REPORT

International application No.

PCT/JP00/06974

A. CLASSIFICATION OF SUBJECT MATTER

Int.Cl⁷ H03M 13/27

According to International Patent Classification (IPC) or to both national classification and IPC

B. FIELDS SEARCHED

Minimum documentation searched (classification system followed by classification symbols)

Int.Cl⁷ H03M 13/00-53

Documentation searched other than minimum documentation to the extent that such documents are included in the fields searched

Jitsuyo Shinan Koho	1922-1996	Toroku Jitsuyo Shinan Koho	1994-2000
Kokai Jitsuyo Shinan Koho	1971-2000	Jitsuyo Shinan Toroku Koho	1996-2000

Electronic data base consulted during the international search (name of data base and, where practicable, search terms used)

C. DOCUMENTS CONSIDERED TO BE RELEVANT

Category*	Citation of document, with indication, where appropriate, of the relevant passages	Relevant to claim No.
A	JP, 9-102748, A (Matsushita Electric Ind. Co., Ltd.), 15 April, 1997 (15.04.97), Full text; Figs. 1 to 7 (Family: none)	1-13
A	JP, 8-293860, A (Kyocera Corporation), 05 November, 1996 (05.11.96), Full text; Figs. 1 to 2 (Family: none)	10-11

☐ Further documents are listed in the continuation of Box C.☐ See patent family annex.

* Special categories of cited documents:

"A" document defining the general state of the art which is not considered to be of particular relevance

"E" earlier document but published on or after the international filing date

"L" document which may throw doubts on priority claim(s) or which is cited to establish the publication date of another citation or other special reason (as specified)

"O" document referring to an oral disclosure, use, exhibition or other means

"P" document published prior to the international filing date but later than the priority date claimed

"T" later document published after the international filing date or priority date and not in conflict with the application but cited to understand the principle or theory underlying the invention

"X" document of particular relevance; the claimed invention cannot be considered novel or cannot be considered to involve an inventive step when the document is taken alone

"Y" document of particular relevance; the claimed invention cannot be considered to involve an inventive step when the document is combined with one or more other such documents, such combination being obvious to a person skilled in the art

"&" document member of the same patent family

Date of the actual completion of the international search
20 December, 2000 (20.12.00)

Date of mailing of the international search report
16 January, 2001 (16.01.01)

Name and mailing address of the ISA/
Japanese Patent Office

Authorized officer

Facsimile No.

Telephone No.

THIS PAGE BLANK



特許協力条約に基づく国際出願願書

原本（出願用） - 印刷日時 2000年10月03日 (03.10.2000) 火曜日 17時14分08秒

0	受理官庁記入欄	
0-1	国際出願番号.	
0-2	国際出願日	
0-3	(受付印)	
0-4	様式-PCT/RO/101 この特許協力条約に基づく国際出願願書は、 右記によって作成された。	PCT-EASY Version 2.91 (updated 01.07.2000)
0-5	申立て 出願人は、この国際出願が特許協力条約に従って処理されることを請求する。	
0-6	出願人によって指定された受理官庁	日本国特許庁 (RO/JP)
0-7	出願人又は代理人の書類記号	2F00011-PCT
I	発明の名称	インターリーブアドレス生成装置及びインターリーブアドレス生成方法
II	出願人	出願人である (applicant only)
II-1	この欄に記載した者は	米国を除くすべての指定国 (all designated States except US)
II-2	右の指定国についての出願人である。	
II-4ja	名称	松下電器産業株式会社
II-4en	Name	MATSUSHITA ELECTRIC INDUSTRIAL CO., LTD.
II-5ja	あて名:	571-8501 日本国 大阪府 門真市大字門真 1006番地
II-5en	Address:	1006, Oaza Kadoma, Kadoma-shi, Osaka 571-8501 Japan
II-6	国籍 (国名)	日本国 JP
II-7	住所 (国名)	日本国 JP
II-8	電話番号	06-6908-1473
II-9	ファクシミリ番号	06-6909-0053
III-1	その他の出願人又は発明者	出願人及び発明者である (applicant and inventor)
III-1-1	この欄に記載した者は	米国のみ (US only)
III-1-2	右の指定国についての出願人である。	
III-1-4ja	氏名 (姓名)	池田 徹哉
III-1-4en	Name (LAST, First)	IKEDA, Tetsuya
III-1-5ja	あて名:	224-0051 日本国 神奈川県 横浜市都筑区 富士見が丘31-26
III-1-5en	Address:	31-26, Fujimigaoka, Tsuzuki-ku, Yokohama-shi, Kanagawa 224-0051 Japan
III-1-6	国籍 (国名)	日本国 JP
III-1-7	住所 (国名)	日本国 JP



THIS PAGE BLANK (USPTO)

特許協力条約に基づく国際出願願書

原本(出願用) - 印刷日時 2000年10月03日 (03.10.2000) 火曜日 17時14分08秒

2F00011-PCT

III-2 III-2-1	その他の出願人又は発明者 この欄に記載した者は	出願人及び発明者である (applicant and inventor)
III-2-2	右の指定国についての出願人である。	米国のみ (US only)
III-2-4ja III-2-4en III-2-5ja	氏名(姓名) Name (LAST, First) あて名:	山中 隆太郎 YAMANAKA, Ryutaro 233-0001 日本国 神奈川県 横浜市港南区 上大岡東1-33-15-201
III-2-5en	Address:	1-33-15-201, Kamiookahigashi, Konan-ku, Yokohama-shi, Kanagawa 233-0001 Japan
III-2-6	国籍(国名)	日本国 JP
III-2-7	住所(国名)	日本国 JP
IV-1	代理人又は共通の代表者、通知のあて名 下記の者は国際機関において右記のごとく出願人のために行動する。	代理人 (agent)
IV-1-1ja IV-1-1en IV-1-2ja	氏名(姓名) Name (LAST, First) あて名:	鷺田 公一 WASHIDA, Kimihito 206-0034 日本国 東京都 多摩市鶴牧 1丁目 24-1
IV-1-2en	Address:	新都市センタービル5階 5th Floor, Shintoshicenter Bldg., 24-1, Tsurumaki 1-chome, Tama-shi, Tokyo 206-0034 Japan
IV-1-3 IV-1-4	電話番号 ファクシミリ番号	042-338-4600 042-338-4605
V V-1	国の指定 広域特許 (他の種類の保護又は取扱いを求める場合には括弧内に記載する。)	AP: GH GM KE LS MW MZ SD SL SZ TZ UG ZW 及びハアレプロトコルと特許協力条約の締約国である他の国 EA: AM AZ BY KG KZ MD RU TJ TM 及びユーラシア特許条約と特許協力条約の締約国である他の国 EP: AT BE CH&LI CY DE DK ES FI FR GB GR IE IT LU MC NL PT SE 及びヨーロッパ特許条約と特許協力条約の締約国である他の国 OA: BF BJ CF CG CI CM GA GN GW ML MR NE SN TD TG 及びアフリカ知的所有権機構と特許協力条約の締約国である他の国
V-2	国内特許 (他の種類の保護又は取扱いを求める場合には括弧内に記載する。)	AE AG AL AM AT AU AZ BA BB BG BR BY BZ CA CH&LI CN CR CU CZ DE DK DM DZ EE ES FI GB GD GE GH GM HR HU ID IL IN IS KE KG KP KR KZ LC LK LR LS LT LU LV MA MD MG MK MN MW MX MZ NO NZ PL PT RO RU SD SE SG SI SK SL TJ TM TR TT TZ UA UG US UZ VN YU ZA ZW

THIS PAGE BLANK (US)

III-2 III-2-1	その他の出願人又は発明者 この欄に記載した者は	出願人及び発明者である (applicant and inventor)
III-2-2	右の指定国についての出願人である。	米国のみ (US only)
III-2-4ja III-2-4en III-2-5ja	氏名 (姓名) Name (LAST, First) あて名:	山中 隆太郎 YAMANAKA, Ryutaro 233-0001 日本国 神奈川県 横浜市港南区 上大岡東1-33-15-201
III-2-5en	Address:	1-33-15-201, Kamiookahigashi, Konan-ku, Yokohama-shi, Kanagawa 233-0001 Japan
III-2-6	国籍 (国名)	日本国 JP
III-2-7	住所 (国名)	日本国 JP
IV-1	代理人又は共通の代表者、通知のあて名 下記の者は国際機関において右記のごとく出願人のために行動する。	代理人 (agent)
IV-1-1ja IV-1-1en IV-1-2ja	氏名 (姓名) Name (LAST, First) あて名:	鷺田 公一 WASHIDA, Kimihito 206-0034 日本国 東京都 多摩市鶴牧 1丁目 24-1
IV-1-2en	Address:	新都市センタービル5階 5th Floor, Shintoshicenter Bldg., 24-1, Tsurumaki 1-chome, Tama-shi, Tokyo 206-0034 Japan
IV-1-3 IV-1-4	電話番号 ファクシミリ番号	042-338-4600 042-338-4605
V	国の指定	
V-1	広域特許 (他の種類の保護又は取扱いを求める場合には括弧内に記載する。)	AP: GH GM KE LS MW MZ SD SL SZ TZ UG ZW 及びハラレブロトコルと特許協力条約の締約国である他の国 EA: AM AZ BY KG KZ MD RU TJ TM 及びユーラシア特許条約と特許協力条約の締約国である他の国 EP: AT BE CH&LI CY DE DK ES FI FR GB GR IE IT LU MC NL PT SE 及びヨーロッパ特許条約と特許協力条約の締約国である他の国 OA: BF BJ CF CG CI CM GA GN GW ML MR NE SN TD TG 及びアフリカ知的所有権機構と特許協力条約の締約国である他の国
V-2	国内特許 (他の種類の保護又は取扱いを求める場合には括弧内に記載する。)	AE AG AL AM AT AU AZ BA BB BG BR BY BZ CA CH&LI CN CR CU CZ DE DK DM DZ EE ES FI GB GD GE GH GM HR HU ID IL IN IS KE KG KP KR KZ LC LK LR LS LT LU LV MA MD MG MK MN MW MX MZ NO NZ PL PT RO RU SD SE SG SI SK SL TJ TM TR TT TZ UA UG US UZ VN YU ZA ZW

THIS PAGE BLANK (USE)

特許協力条約に基づく国際出願願書

2F00011-PCT

原本（出願用） - 印刷日時 2000年10月03日（03.10.2000）火曜日 17時14分08秒

V-5	指定の確認の宣言 出願人は、上記の指定に加えて、規則4.9(b)の規定に基づき、特許協力条約のもとで認められる他の全ての国の指定を行う。ただし、V-6欄に示した国の指定を除く。出願人は、これらの追加される指定が確認を条件としていること、並びに優先日から15月が経過する前にその確認がなされない指定は、この期間の経過時に、出願人によって取り下げられたものとみなされることを宣言する。	
V-6	指定の確認から除かれる国	なし (NONE)
VI-1	先の国内出願に基づく優先権主張	
VI-1-1	先の出願日	1999年10月07日 (07.10.1999)
VI-1-2	先の出願番号	特願平11-286981号
VI-1-3	国名	日本国 JP
VI-2	優先権証明書送付の請求 上記の先の出願のうち、右記の番号のものについては、出願書類の認証謄本を作成し国際事務局へ送付することを、受理官庁に対して請求している。	VI-1
VII-1	特定された国際調査機関 (ISA)	日本国特許庁 (ISA/JP)
VIII	照合欄	用紙の枚数
VIII-1	願書	4
VIII-2	明細書	25
VIII-3	請求の範囲	5
VIII-4	要約	1
VIII-5	図面	15
VIII-7	合計	50
VIII-8	添付書類	添付
VIII-8	手数料計算用紙	✓
VIII-9	別個の記名押印された委任状	✓
VIII-10	包括委任状の写し	✓
VIII-16	PCT-EASYディスク	-
VIII-17	その他	国際事務局の口座への振込みを証明する書面
VIII-17	その他	納付する手数料に相当する特許印紙を貼付した書面
VIII-18	要約書とともに提示する図の番号	4
VIII-19	国際出願の使用言語名:	日本語 (Japanese)
IX-1	提出者の記名押印	
IX-1-1	氏名(姓名)	鷲田 公一



THIS PAGE BLANK (USPTO)

特許協力条約に基づく国際出願願書

2F00011-PCT

原本（出願用） - 印刷日時 2000年10月03日（03.10.2000）火曜日 17時14分08秒

受理官庁記入欄

10-1	国際出願として提出された書類の実際の受理の日	
10-2	図面：	
10-2-1	受理された	
10-2-2	不足図面がある	
10-3	国際出願として提出された書類を補完する書類又は図面であつてその後期間内に提出されたものの実際の受理の日（訂正日）	
10-4	特許協力条約第11条(2)に基づく必要な補完の期間内の受理の日	
10-5	出願人により特定された国際調査機関	ISA/JP
10-6	調査手数料未払いにつき、国際調査機関に調査用写しを送付していない	

国際事務局記入欄

11-1	記録原本の受理の日	
------	-----------	--

THIS PAGE BLANK (USPTO)

THIS PAGE BLANK (USPTO)